

Histoire de la microprogrammation

Alain GUYOT
chargé des collections



Alain.Guyot@imag.fr

L'exposé pas à pas



Définition du domaine

Histoire chronologique de la microprogrammation

machines mécaniques

progrès technologiques RAM et ROM

évolution des mémoires mortes

COROM, TROS, CCROS, BCROS

gamme IBM 360

machines jusque 1970

ROMs intégrées

UAL SN 74181

Mitra 15

Solar

Micromachines en tranche

La concurrence des microprocesseurs

La fin de la microprogrammation

Qu'est ce que la microprogrammation

Les définitions varient. Nous retiendrons qu'un microprogramme est un programme stocké dans une mémoire morte, dont l'exécution fait qu'un ordinateur simple (la micromachine) exécute les instructions d'un autre ordinateur (la macromachine, où simplement la machine).

La micromachine exécute toujours le même algorithme.

Le programmeur ne voit que la macromachine.

Questions **NON** abordées dans cet exposé :

- conception d'un jeu d'instructions d'ordinateur
- conception d'un microprogramme
- microprogrammation étape de conception descendante
- conception d'outils pour microprogrammer

Livres sur la microprogrammation

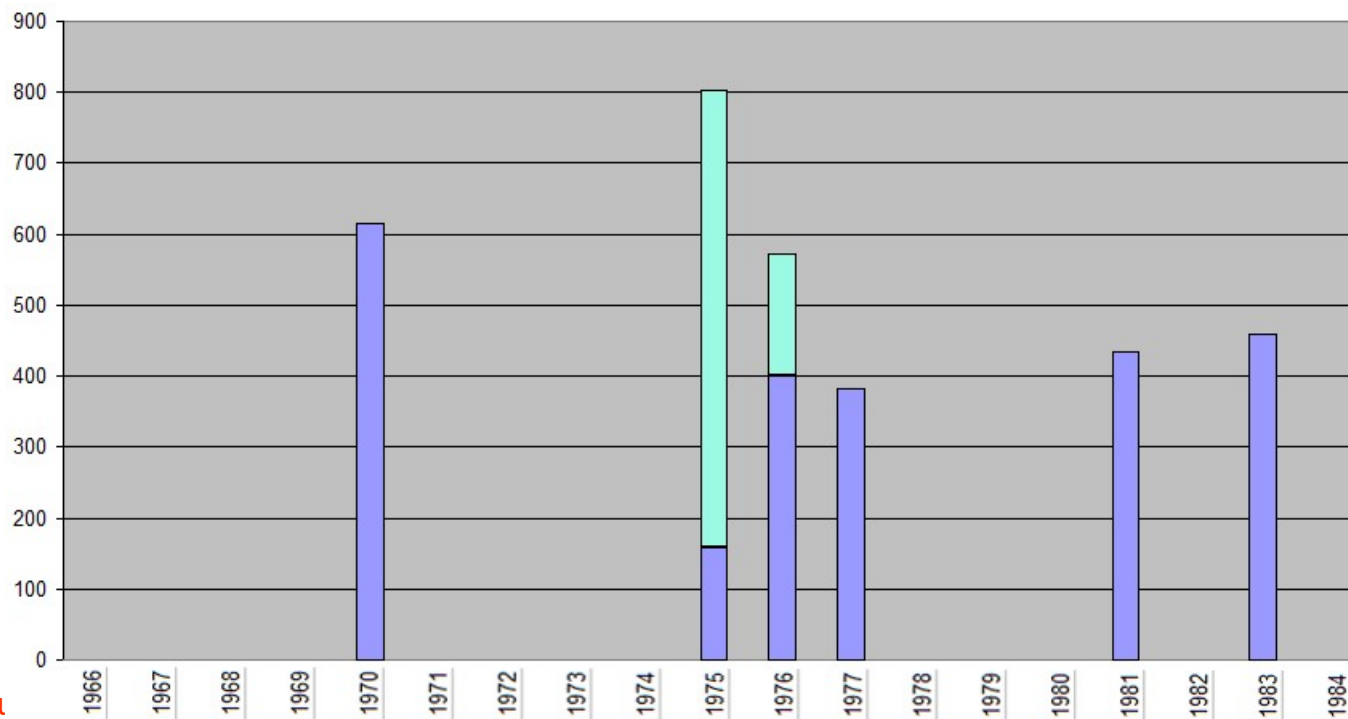


- Microprogramming principles and practices. Samir S. Husson (614 pages) Prentice-Hall 1970
- Microprogramming. Guy G. Boulaye (158 pages) Wiley, 1975 (Math. appli. Grenoble)
- Microprogramming and systems architecture. C. Boon (644 pages) Infotech Information, 1975
- Foundations of Microprogramming: Architecture, Software, and Applications. Ashok K. Agrawal, Tomlinson G. Rauscher (400 pages) Academic Press, 1976
- Microprogrammable Computer Architectures. Alan B. Salisbury (161 pages) Elsevier, 1976
- Microprogramming. Norman E. Sondak, Efrem Mallach (383 pages) Artech House, 1977
- Elements of Microprogramming. Dilip K. Banerj (434) Prentice-Hall Software Series, 1981
- Advances in microprogramming. Efrem Mallach, Norman E. Sondak (460 pages) Artech House, 1983

Livres sur la microprogrammation (cont)



Nombre de pages de livres sur la microprogrammation

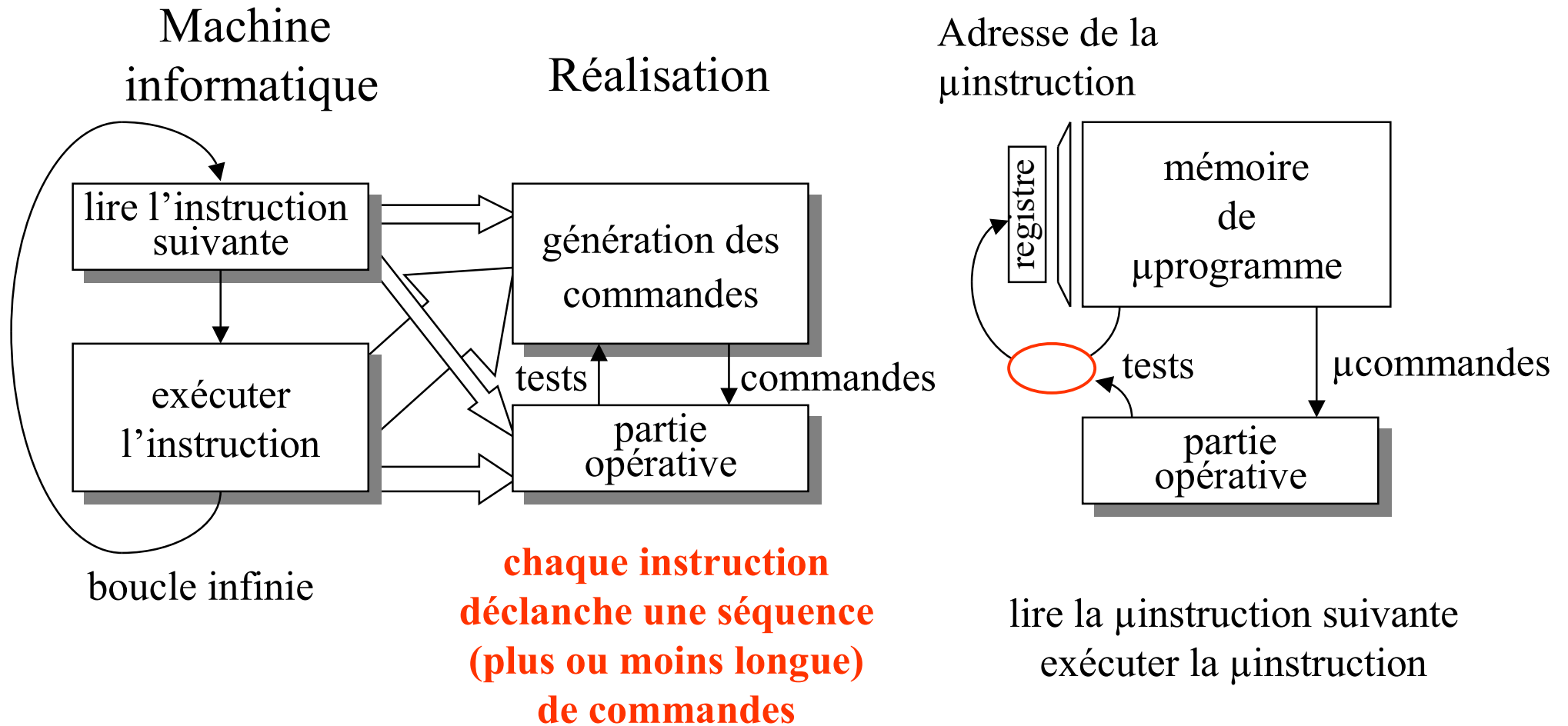


Conférences sur la microprogrammation

- IFIP “Working Conference on Firmware, Microprogramming, and Restructurable Hardware”
- ACM Sigmicro “Annual Microprogramming Workshop” 1967-1984 , 17 workshops
- EUROMICRO Symposium on Microprocessing and Microprogramming 1973-2015 passé de microprogrammation à microprocesseur vers 1980, change de nom en 1989, existe toujours en 2015 (“Digital System Design” et “Software Engineering and Advanced Applications”)

On a cru quelques temps que les progrès des techniques d’écriture de microprogrammes (langage de haut niveau, preuve, spécification, ...) conduirait inéluctablement à des microprogrammes plus gros et un usage plus répandu.

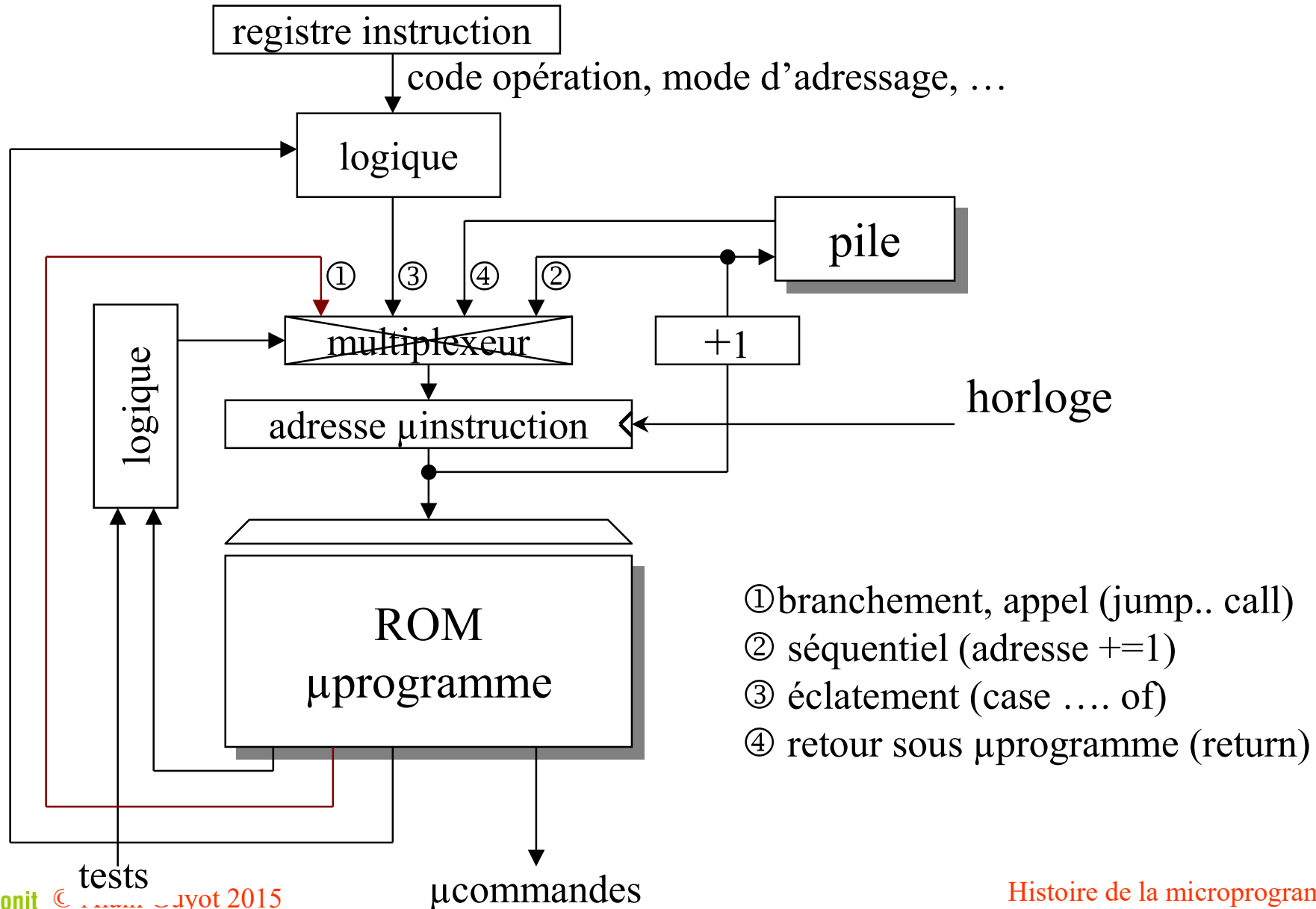
Programme et microprogramme



Adresse de la μ instruction suivante

- Branchement (conditionnel ou inconditionnel) : l'adresse suivante est donnée dans la μ instruction
- Adresse séquentielle : incrémentation de l'adresse de μ instruction
- Éclatement : l'adresse suivante est déterminée par le code opération
- Appel/retour de sous μ programme, retour dans une pile câblée
- Test des interruptions du programme: test actif
- μ interruptions ou suspensions: test passif

Séquencement des μ instructions



L'exposé pas à pas



Définition du domaine

Histoire chronologique de la microprogrammation

machines mécaniques

progrès technologiques RAM et ROM

évolution des mémoires mortes

COROM, TROS, CCROS, BCROS

gamme IBM 360

machines jusque 1970

ROMs intégrées

UAL SN 74181

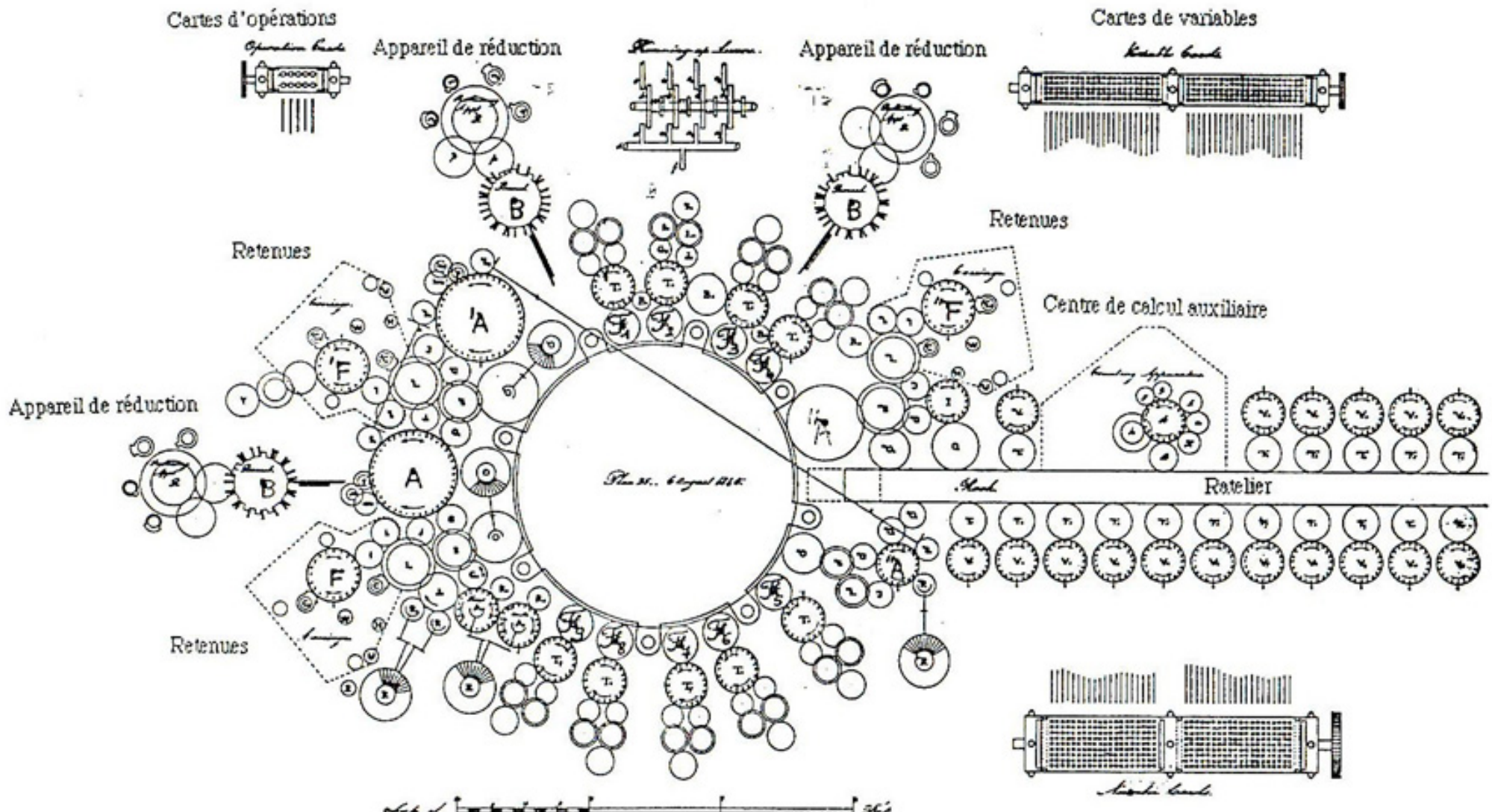
Mitra 15

Solar

Micromachines en tranche

La concurrence des microprocesseurs

La fin de la microprogrammation

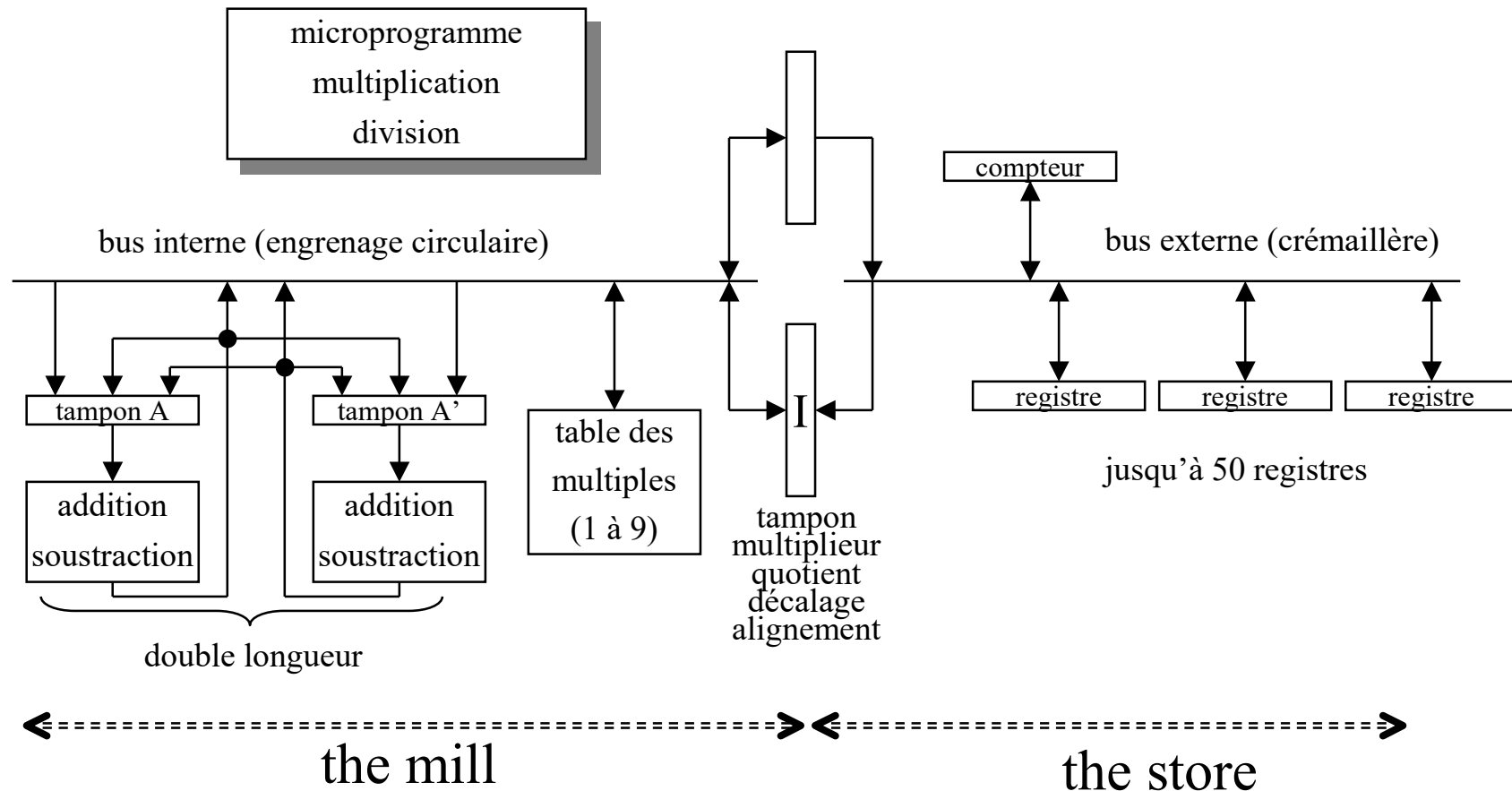


*The General Plan of
Mr Babbage's Great Calculating Engine*

Machine analytique : Plan général. Science Museum Library, London.

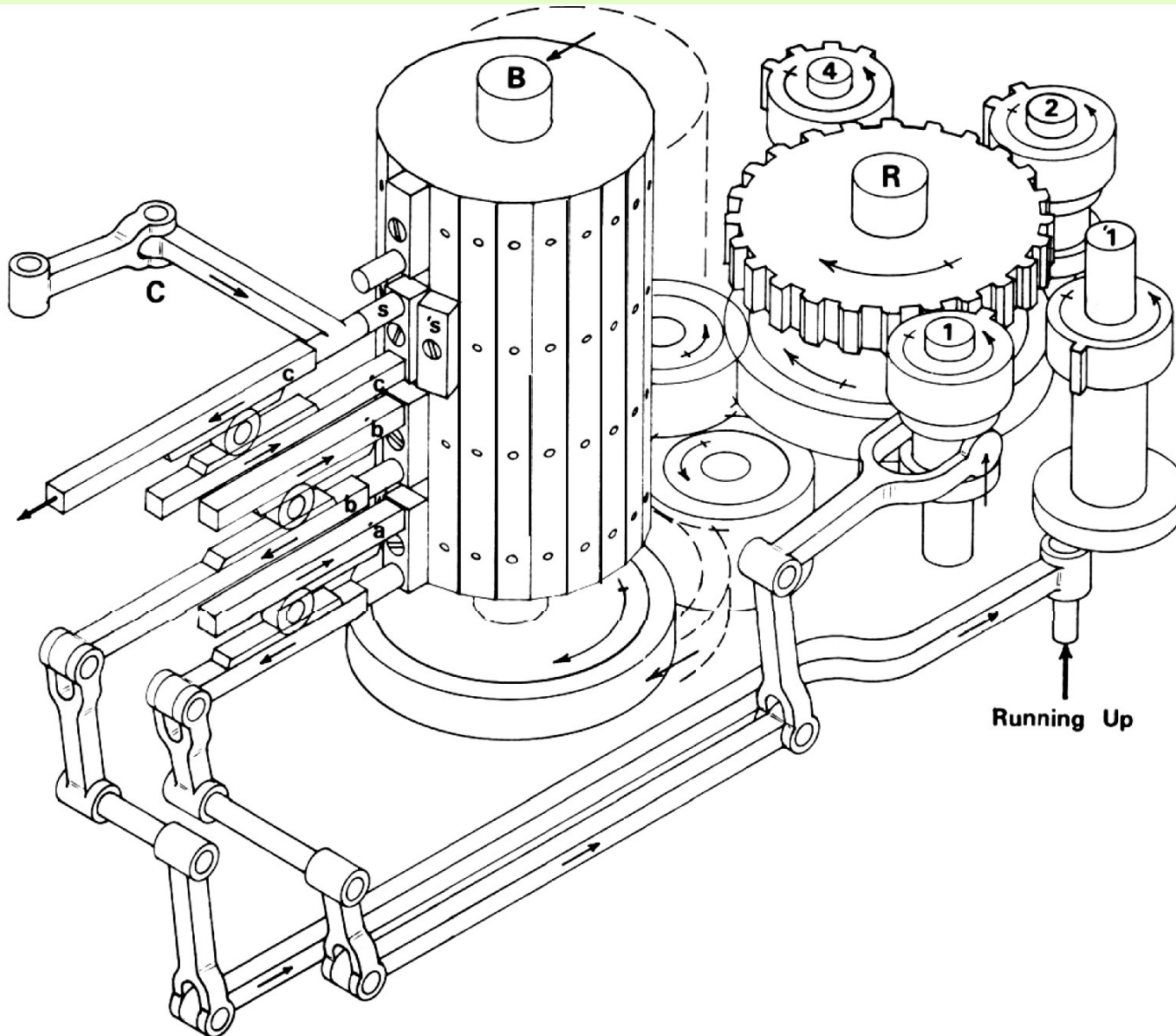
Machine analytique de Charles Babbage (1834)

Schéma de principe simplifié



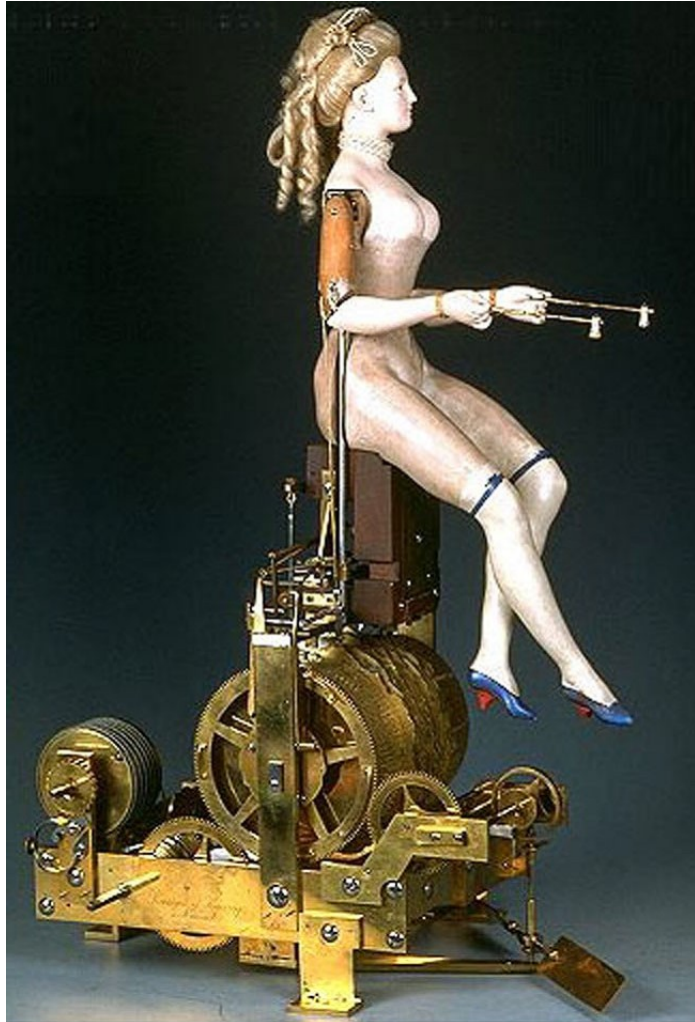
La « machine analytique » est la première machine programmée et microprogrammée

Microprogramme : branchement conditionnel



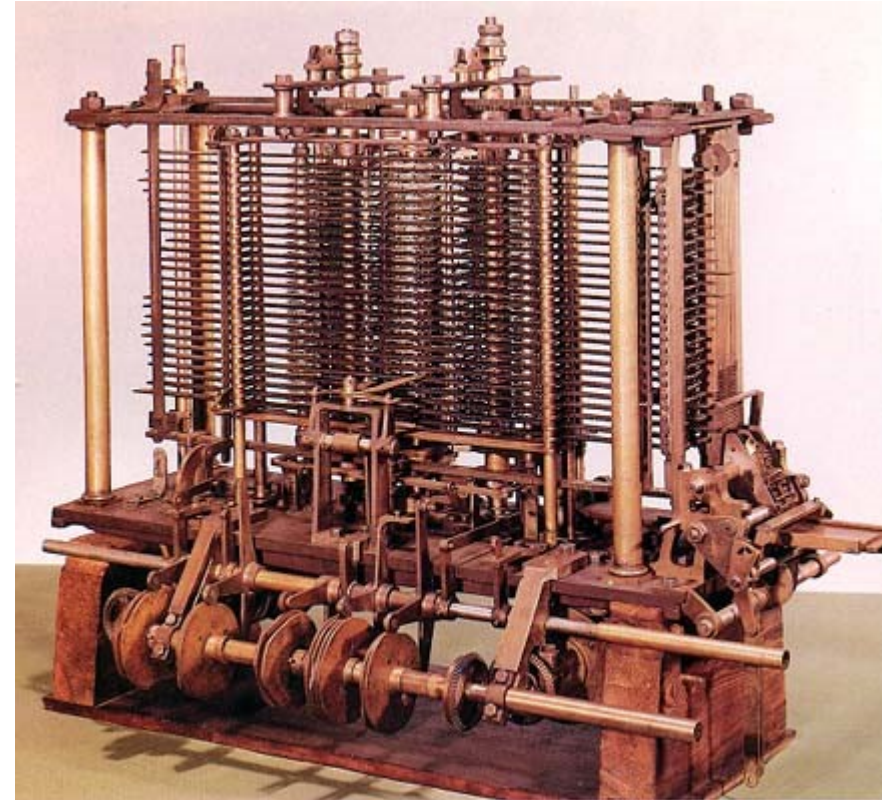
- mémoire de 24 commandes
- commande binaire programmée par des cales vissées S
- commande conditionnelle C
- branchement relatif +1, +2, +3, +4, +5, +6, +7 modulo 24
- branchement conditionnel +1 : '1

Mémoire morte mécanique



La Joueuse de tympanon (1780)

Musée du CNAM



Prototype (1871) non terminé de la machine analytique de Babbage

Calculateur Z1 de Konrad Zuse (1937)



Prototype du Z1 reconstruit en 1989,
Deutsches Technikmuseum, Berlin

Le calculateur Z1

- détruit en 1943 par un raid alliés
- machine binaire (Gottfried Leibniz)
- calcule en virgule flottante (22 bits)
- 9 instructions, lues sur ruban perforé (add, sub, mult, div, sqrt, conversions)
- instruction de 1 à 22 cycles (1 Hz)
- registre d'état de 9 bits décodé en 90 « microinstructions » de 12 bits
- Ref. article de Konrad Zuse, 1962

Le « Z1 » de Zuse est la première machine binaire microprogrammée

L'exposé pas à pas



Définition du domaine

Histoire chronologique de la microprogrammation

machines mécaniques

progrès technologiques RAM et ROM

évolution des mémoires mortes

COROM, TROS, CCROS, BCROS

gamme IBM 360

machines jusque 1970

ROMs intégrées

UAL SN 74181

Mitra 15

Solar

Micromachines en tranche

La concurrence des microprocesseurs

La fin de la microprogrammation

Technologies de mémoires (vive et morte)

Mémoire vive RAM

- ENIAC, cartes perforées, 1946
- ligne à retard self-capacité, 1947
- EDVAC, tube de mercure, 1950
- tube de Williams, Ferranti Mark1, 1951
- mémoire à tores, Jay W. Forester, 1955
- magnétostriction, 1960

- DRAM, Intel, 1970 (1024 bits I-1033)

Mémoire morte ROM

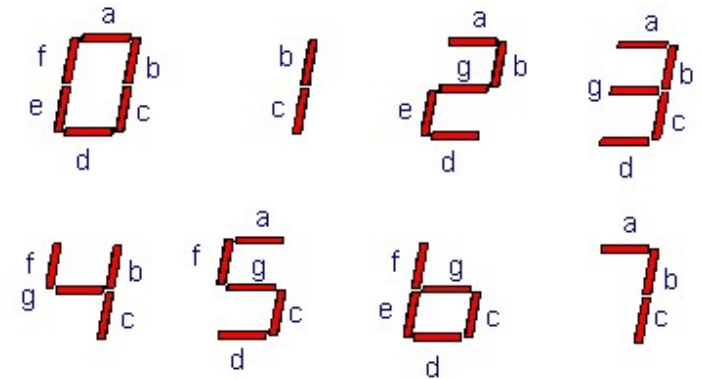
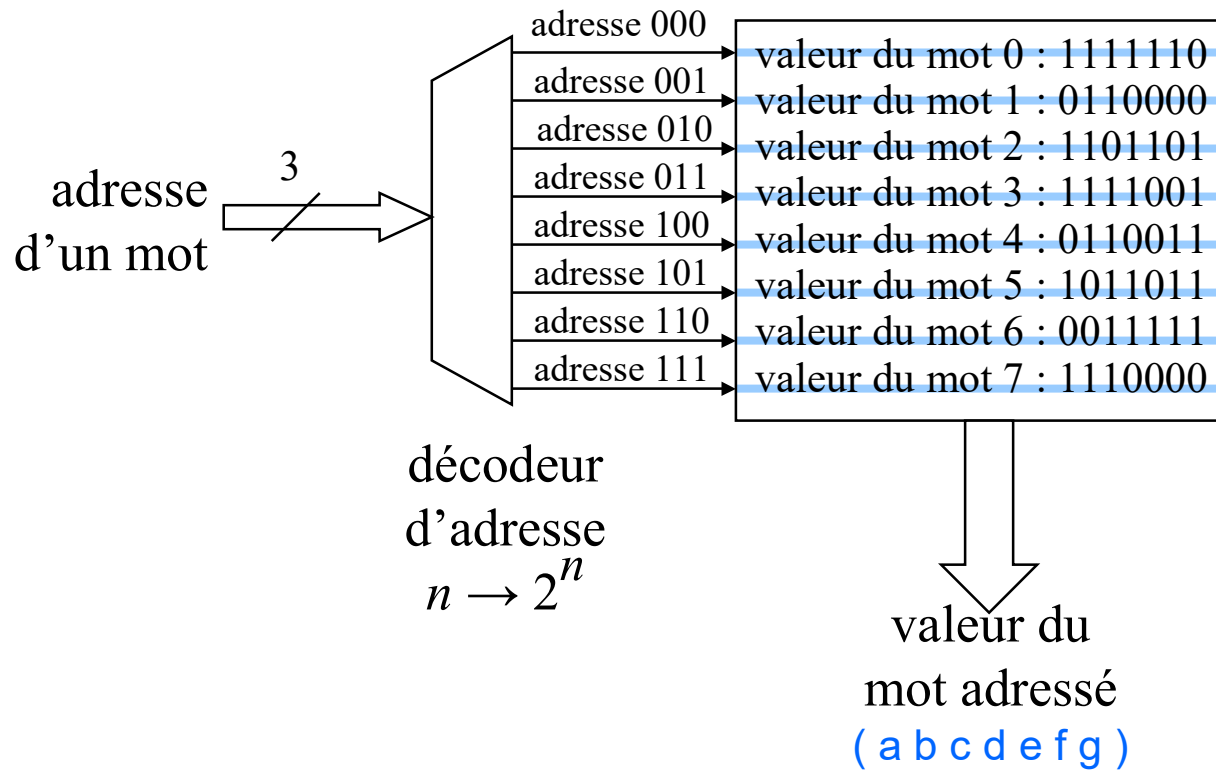
- concept microprogramme, Wilkes, 1951

- EDSAC 2 , 1958

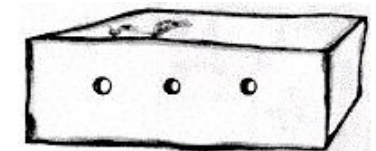
- couplage inductif tissé INTERDATA, 1965
- couplage inductif imprimé IBM 360/40, 1965
- couplage capacitif IBM 360/30, 1965
- couplage résistif imprimé ELBIT 100, 1966
- mémoire à fusible/antifusible , 1969-1982
- EPROM, Intel, 1972 (2048 bits I-1701)

La DRAM et l'EPROM conservent l'information binaire dans un condensateur

Petit rappel sur la mémoire morte ROM

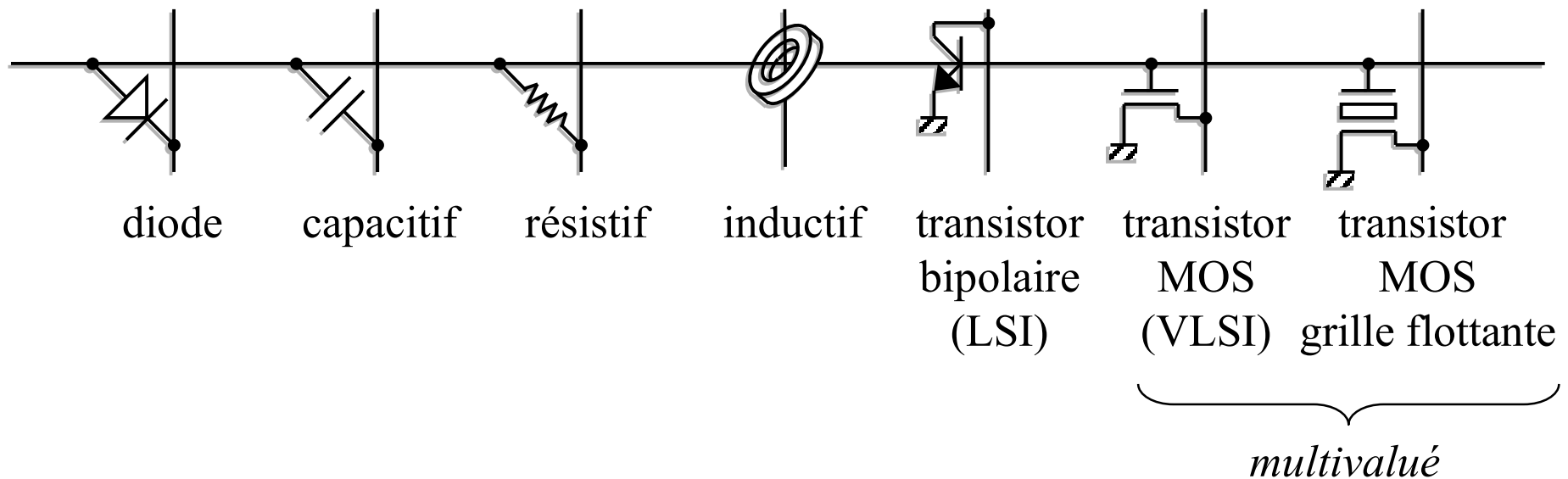


Dessine moi un microprogramme



Croisement lignes (mot) et colonnes (bit)

Les ROM « 2D » sont une matrice de lignes de mot et colonne de bit.



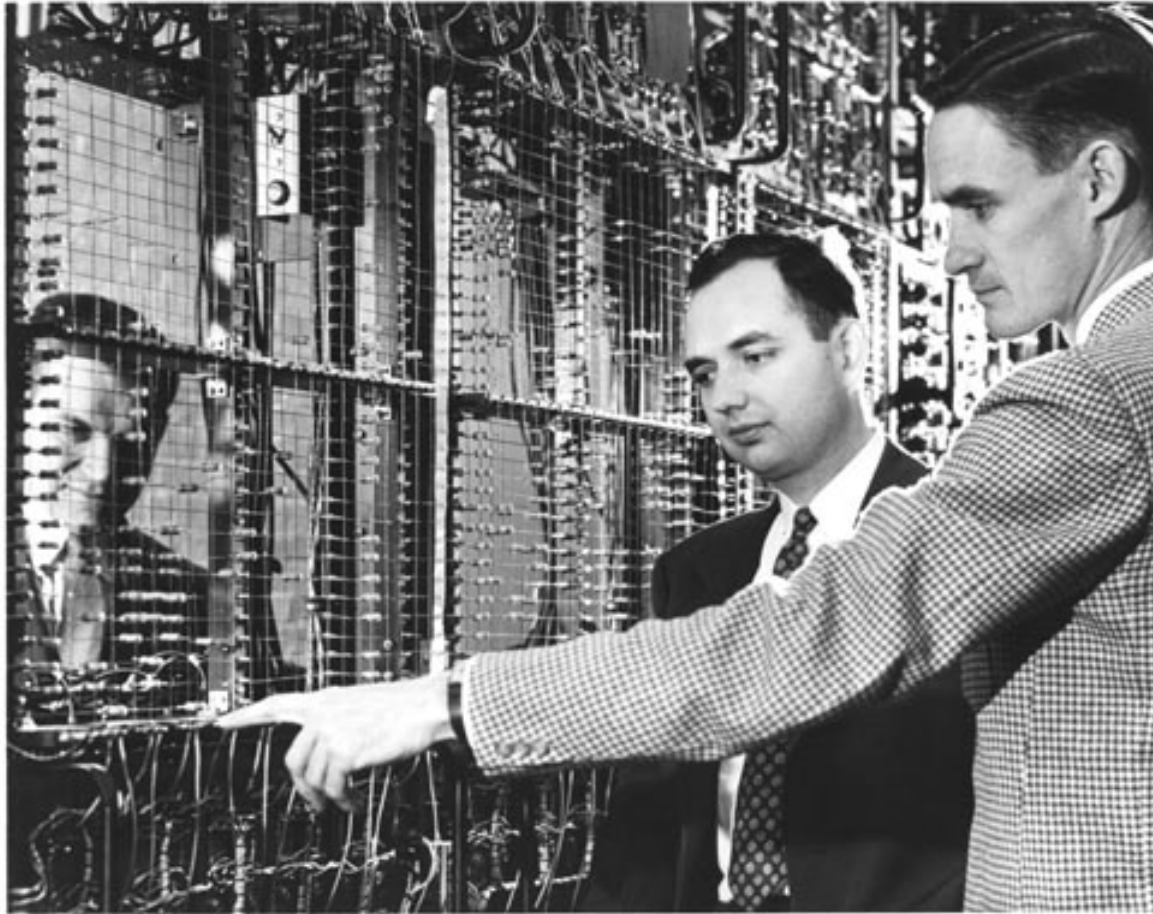
Les ROM pouvant atteindre 100 000 bits, on ne peut pas souder les éléments un à un

Massachusetts Institute of Technology

Whirlwind (1950)



Contrôle du MIT Whirlwind Computer (1950)



Des matrices de diodes câblent
les tables de vérité des fonctions,
du séquençement et du contrôle.
lignes = instant
colonne = commande

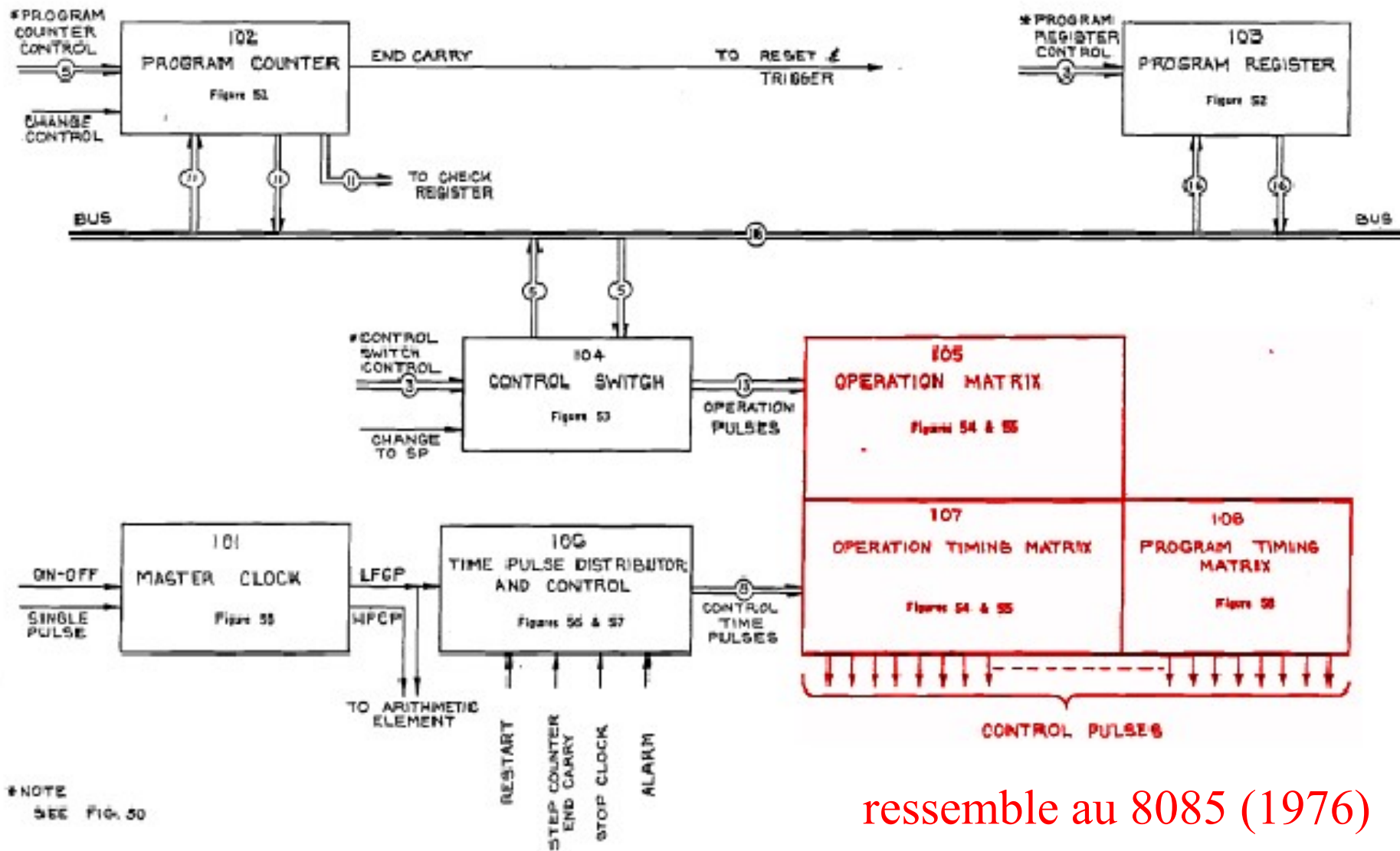
C'est une approche régulière du
câblage mais ce n'est pas encore
de la microprogrammation

(diodes à pointe sur cristal de
germanium, inventées vers 1906,
disponibles vers 1945)

Norman H. Taylor (1917-2009)

M.V. Wilkes, *Memoirs of a Computer Pioneer*. Cambridge, MA: MIT Press, 1985

Partie contrôle du Whirlwind (1950)



ressemble au 8085 (1976)

Sir Maurice Vincent Wilkes (1913-2010)

THE BEST WAY TO DESIGN AN AUTOMATIC CALCULATING MACHINE

By M. V. Wilkes, M.A., Ph.D., F.R.A.S.

I would like to begin by adding my congratulations to the many others which have been received by Professor Williams, Manchester University and Ferranti Ltd., on the construction of the machine which has just been inaugurated. In the face of this beautifully engineered machine, the title I have chosen for my opening remarks in this discussion may sound a little impertinent. But, as Dr. Kilburn remarked yesterday, the designer of an electronic calculating machine must continually take decisions, and he does not know when he takes them whether they are right or wrong. I might put it by saying that in a mathematical machine the problem of designing a machine is unstable. The address of the next order depends on the control, or sequence control tank).

Register holding order at present being executed (current instruction register, or order tank).

Register for counting the number of steps in a multiplication or shifting operation (not needed with the fast multiplier on the Manchester machine, timing control tank in the E.D.S.A.C.).

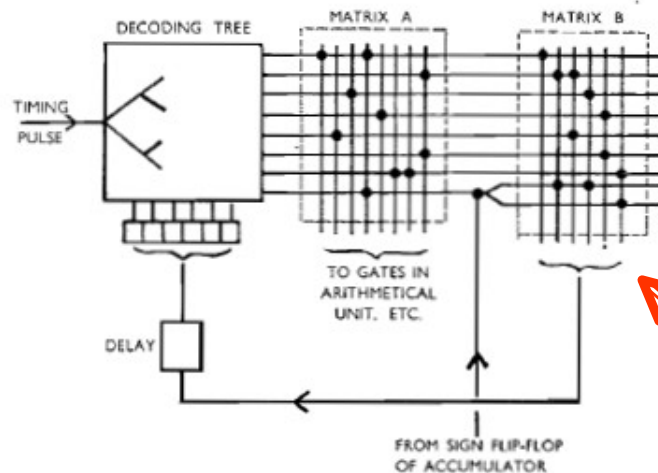
In addition the Manchester machine has a number of B registers.

If one B register is considered to be sufficient the parallel machine we are considering can use the same unit (containing 4 flip-flops and 1 adder) for the control registers as for arithmetical registers. In this way an extreme degree of repetition can be achieved.

It remains to consider the control proper, that is, the part of the machine which supplies the pulses for operating the gates associated with the arithmetical and control registers. The designer of this part of a machine usually proceeds in an *ad hoc* manner, drawing block diagrams until he sees an arrangement which satisfies his requirements and appears to be reasonably economical. I would like to suggest a way in which the control can be made systematic, and therefore less complex.

say that I am thinking of a machine which has about 10 groups of units and that n is approximately equal to 10.

The remarks I have just made are of general application. I will now try to be more specific. If one builds a parallel machine one has a good example, in the arithmetical unit, of a piece of equipment consisting of identical units repeated many times. Such an arithmetical unit is, however, much larger than that in a serial machine. On the other hand I think it is true to say that the control in a parallel machine is simpler than in a serial machine. I am using the word *control* here in a very general sense to include everything that does not appertain to the basic operation of the machine. It includes the access circuits to the memory, the basic operations of the arithmetical unit, the control of the sequence of operations, and the control of the 'micro-control' shall be switched in the appropriate sequence. This is done by causing the junction digits of the order to be set up on the first four or five flip-flops of the register R , zero being set on the others.

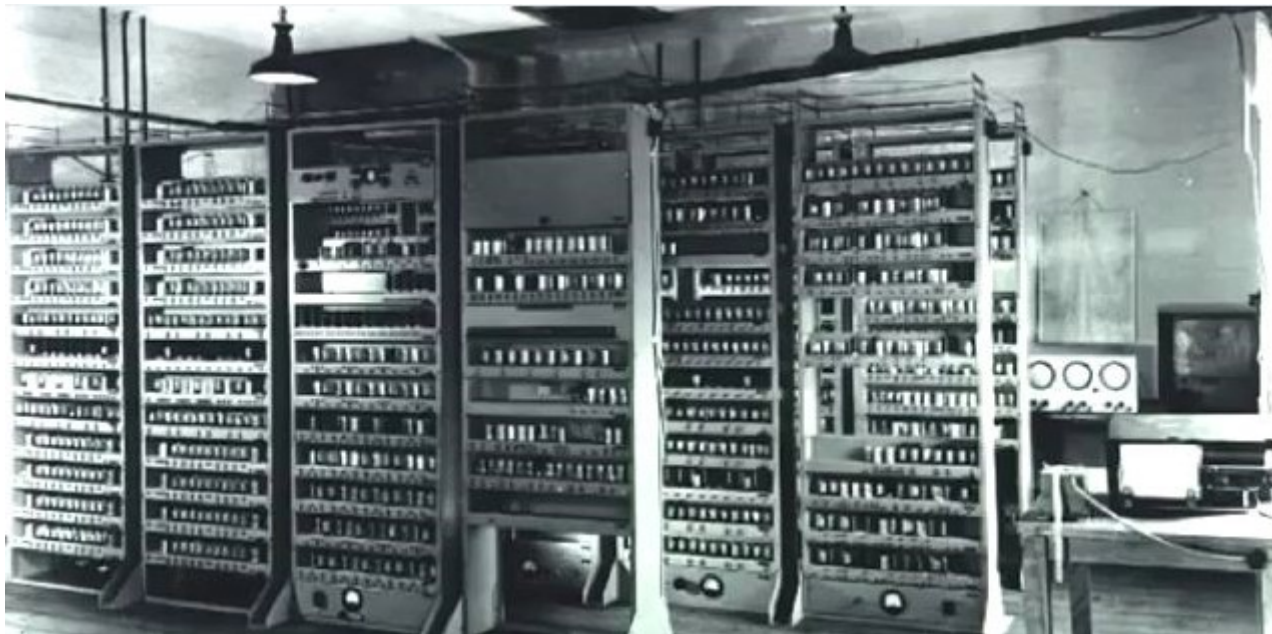


Construit l'EDSAC en 1949, la première machine à « programme enregistré » puis l'EDSAC-2 en 1958, la première machine électronique microprogrammée. Quelques restes au musée de Cambridge.

Article séminal en 1951

EDSAC 2 (1958)

Machine de Maurice Wilkes



Version modifiée de l'EDSAC (Electronic Delay Storage Automatic Calculator)

La mémoire de microprogramme est une mémoire à tores modifiée.

La traversée du désert 1951-1965

Dans son édition de février 1964, la revue « Datamation » (1957-1998), critique l'article de Maurice Wilkes et qualifie la microprogrammation de « concept fumeux » car aucun système microprogrammé n'était en usage à l'époque.

In its 1964 February issue, Datamation Magazine reviewed microprogramming as “somewhat cloudy” because no micro programmed system was in use at this time. Amazing for such a revolution.

En 1966, pour la conception de la machine “P” (future IRIS) la CII juge la microprogrammation “séduisante mais pas assez performante” (rapporté par Ph. Denoyelle)

Sir John Whitaker Fairclough (1930-2003)

En 1960, le problème de la RAM était réglé,
IBM fabriquait 7 types de machines, non compatibles
IBM décide de fabriquer une gamme complète de machines
compatibles dont la puissance allait de 1 à ~ 500 (suivant application)
Avril 1964 : présentation de la série 360, technologie SLT*.
Cette approche permit à IBM de conquérir 65% du marché dès 1965

Solution technique pour une gamme de machines compatibles :
la microprogrammation (en ROM)
Dans les modèles de bas de gamme, les canaux d'entrée/sortie
étaient également émulés par microprogramme.

Restait le problème de la fabrication de la ROM.



Promoteur en 1960 de
la gamme IBM 360 à
Poughkeepsie (NY)
Il fut ensuite conseiller
scientifique de
Margaret Thatcher et
fait chevalier.

* SLT Solid Logic Technology: hybride sur céramique

L'exposé pas à pas



Définition du domaine

Histoire chronologique de la microprogrammation

machines mécaniques

progrès technologiques RAM et ROM

évolution des mémoires mortes

COROM, TROS, CCROS, BCROS

gamme IBM 360

machines jusque 1970

ROMs intégrées

UAL SN 74181

Mitra 15

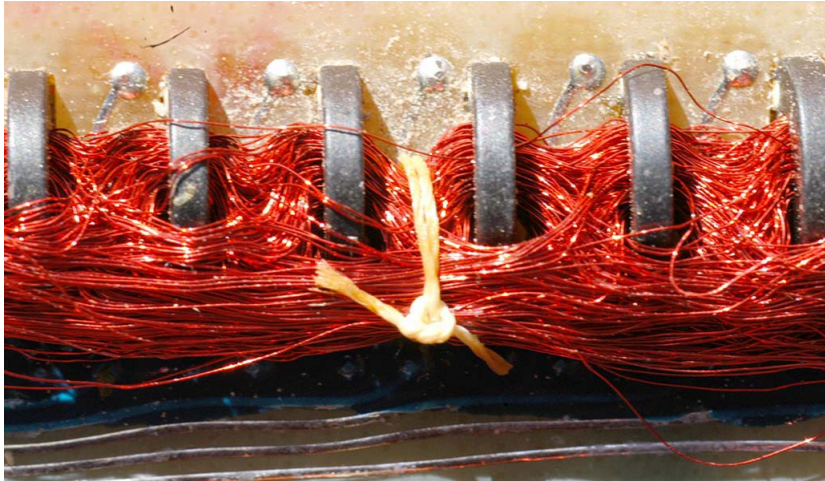
Solar

Micromachines en tranche

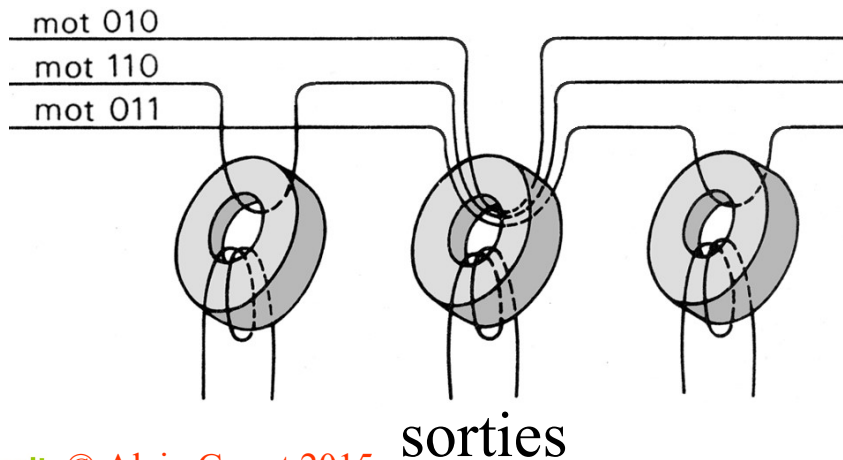
La concurrence des microprocesseurs

La fin de la microprogrammation

ROM à couplage inductif



“core rope memory”
“braided wire”



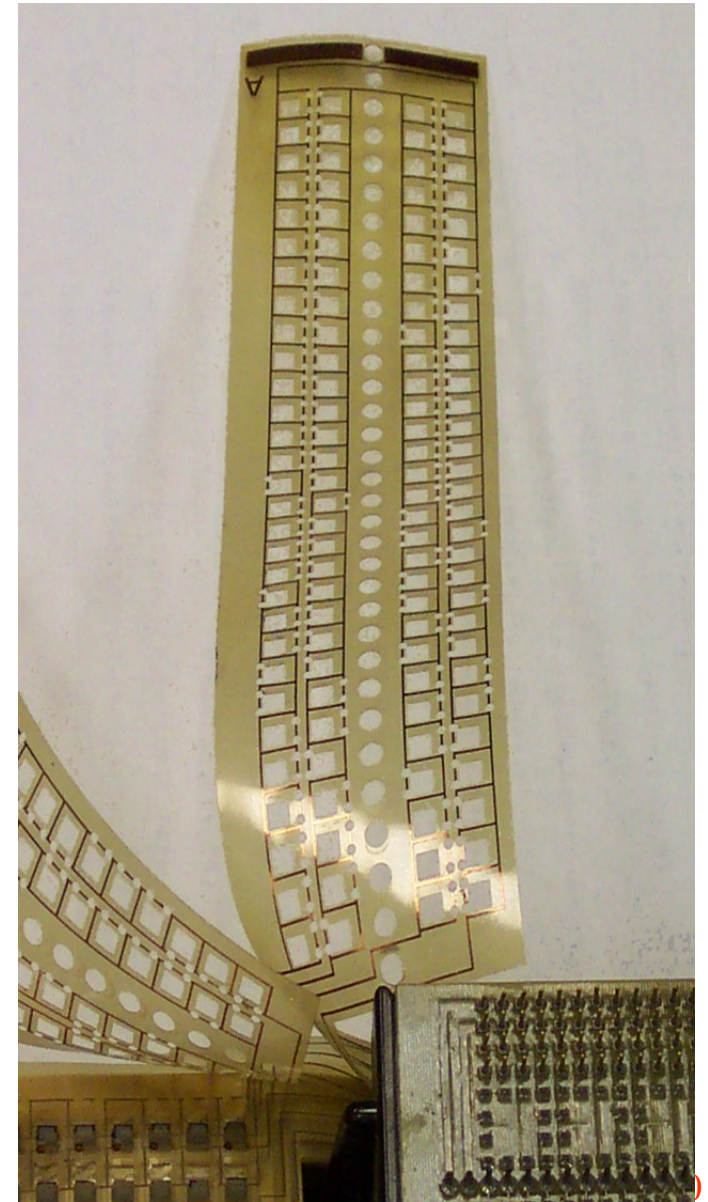
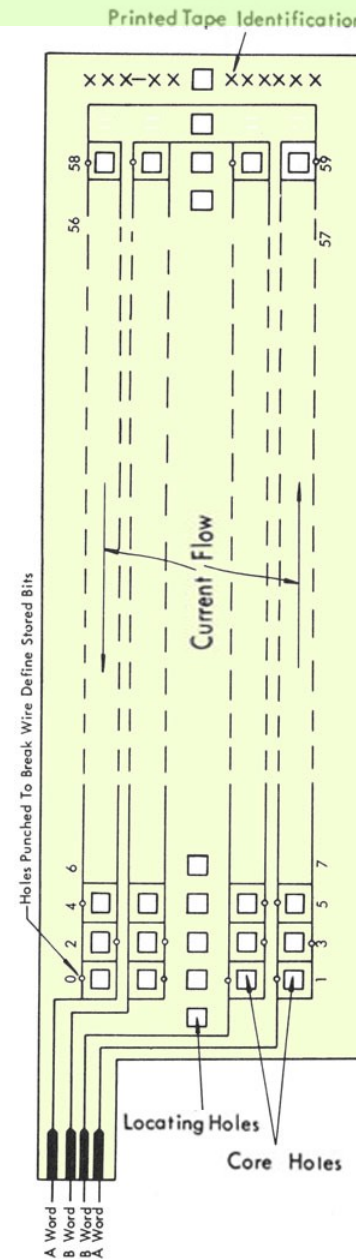
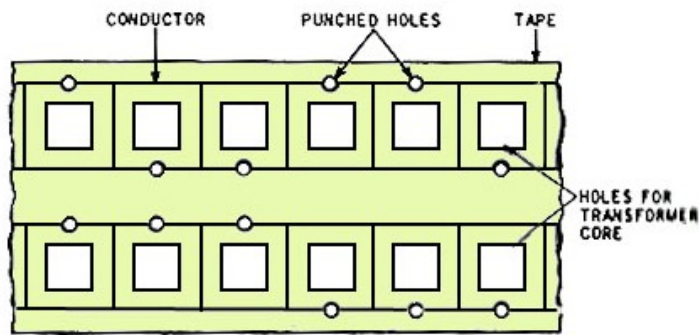
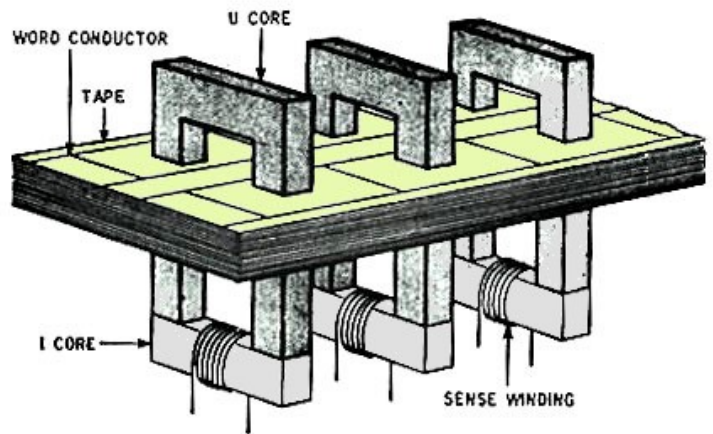
Cette technique a été utilisée pour la mémoire de μ programme du calculateur INTERDATA modèle 4 (512 mots de 16 bits, cycle 400 ns). Elle fut utilisée comme table de traduction dans les centraux téléphoniques et pour les constantes (512 bits) de la calculatrice d’Apollo (1969)



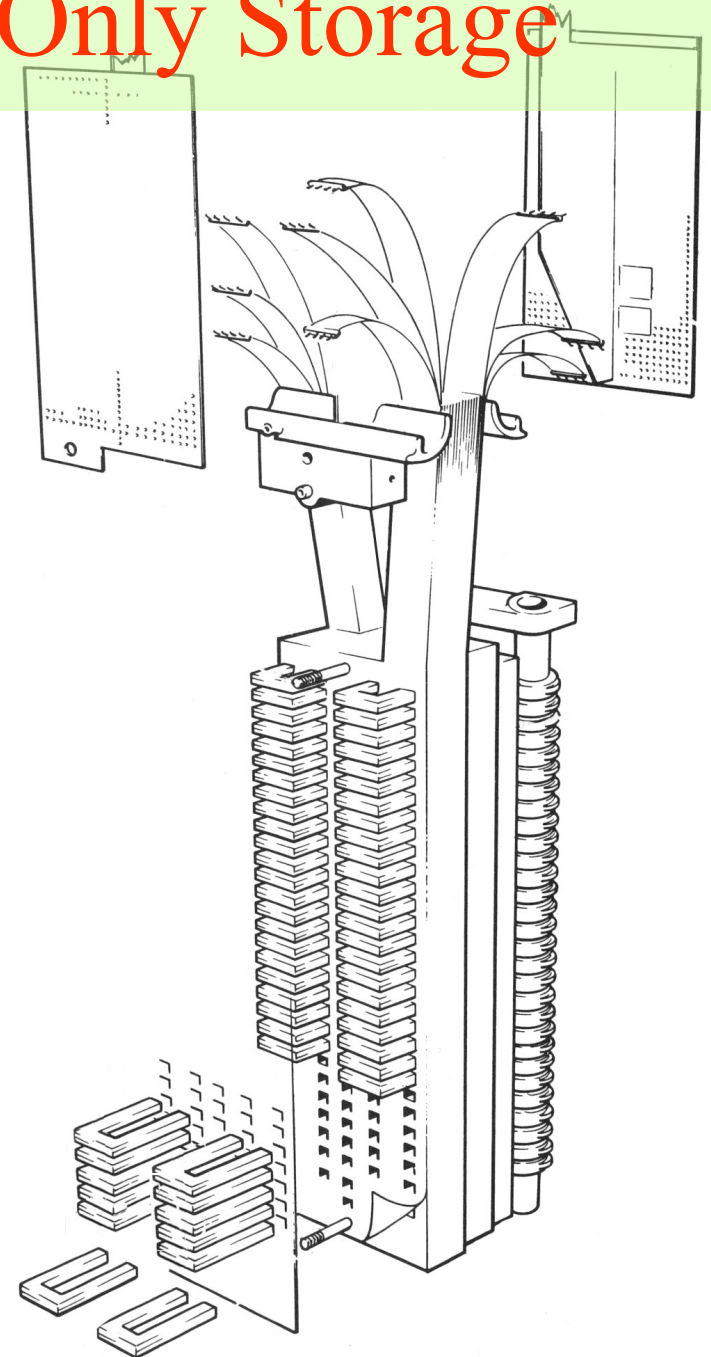
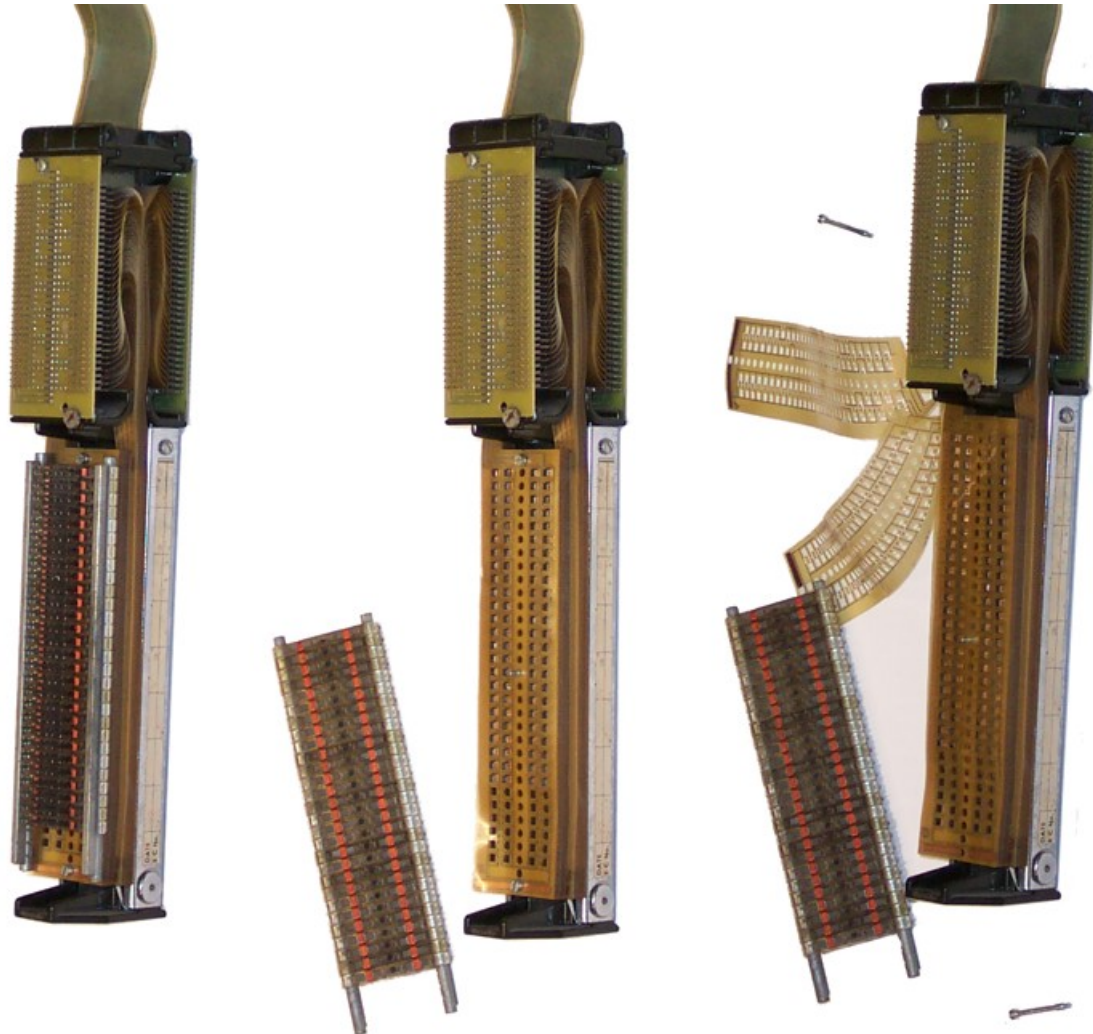
TROS: Transformer Read Only Storage

IBM 360/40 (1965)

2 μ instructions de 60 bits par carte



TROS: Transformer Read Only Storage

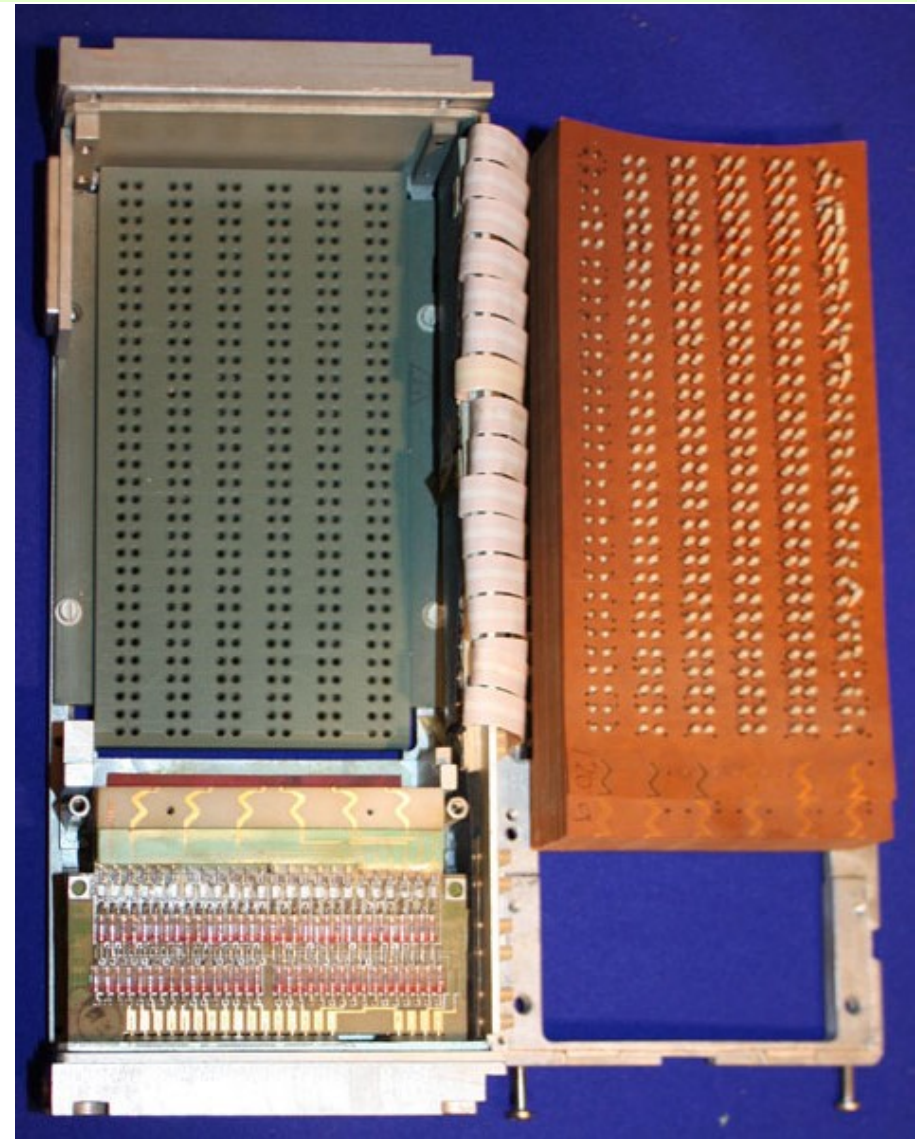


TROS: Transformer Read Only Storage

Mémoire morte de 512 mots de 96 bits ayant contenu le μ programme de l'ordinateur Philips P1400. Le Philips P1400 était le plus puissant de la gamme d'ordinateurs compatibles P1000.

Le contenu de cette mémoire est inscrit sur 128 cartes en mylar, chaque carte contenant 384 bits (4 mots de 96 bits).

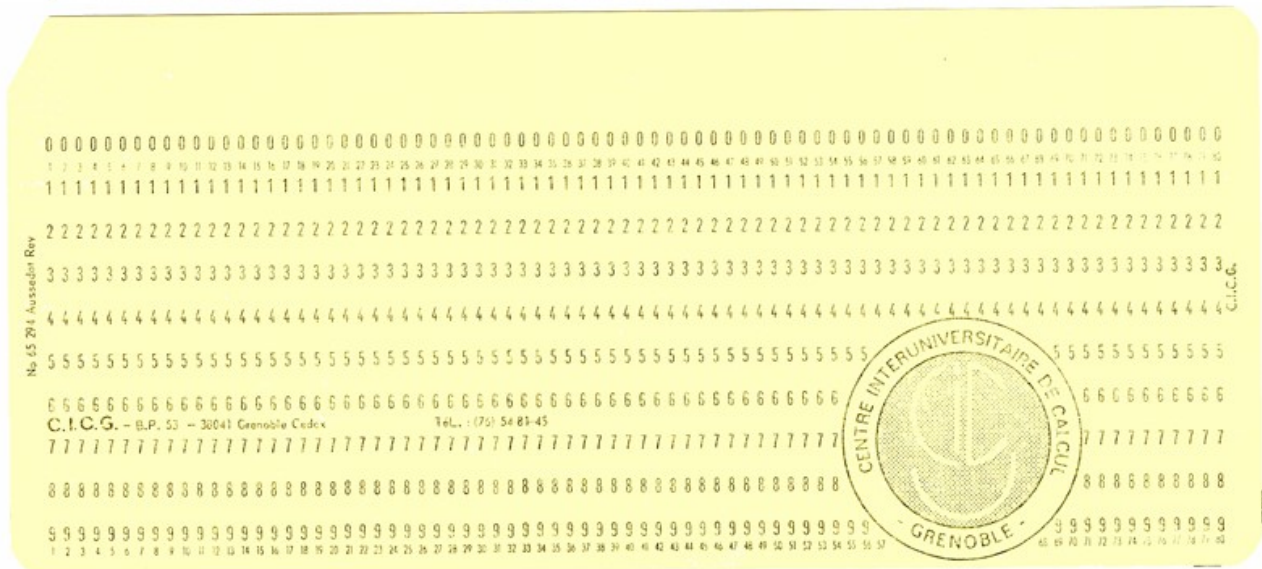
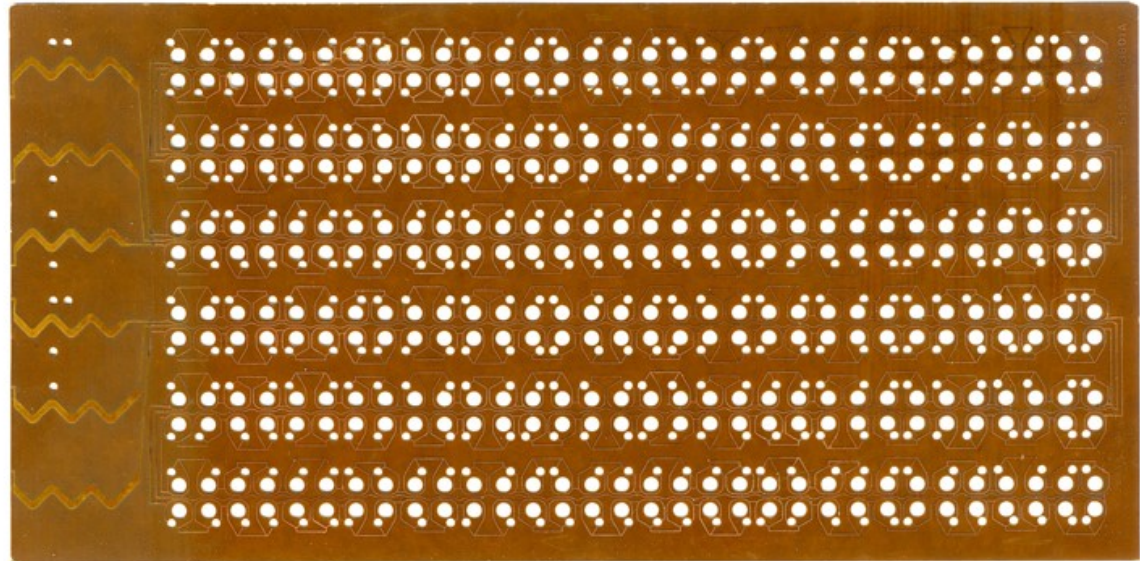
Les petits points blancs à droite sont les transformateurs dont les spires sont enroulées sur un mandrin blanc.



TROS: Transformer Read Only Storage

Carte de la mémoire morte .
Elle est plus courte que la carte perforée car elle a 64 colonnes de 12 lignes.

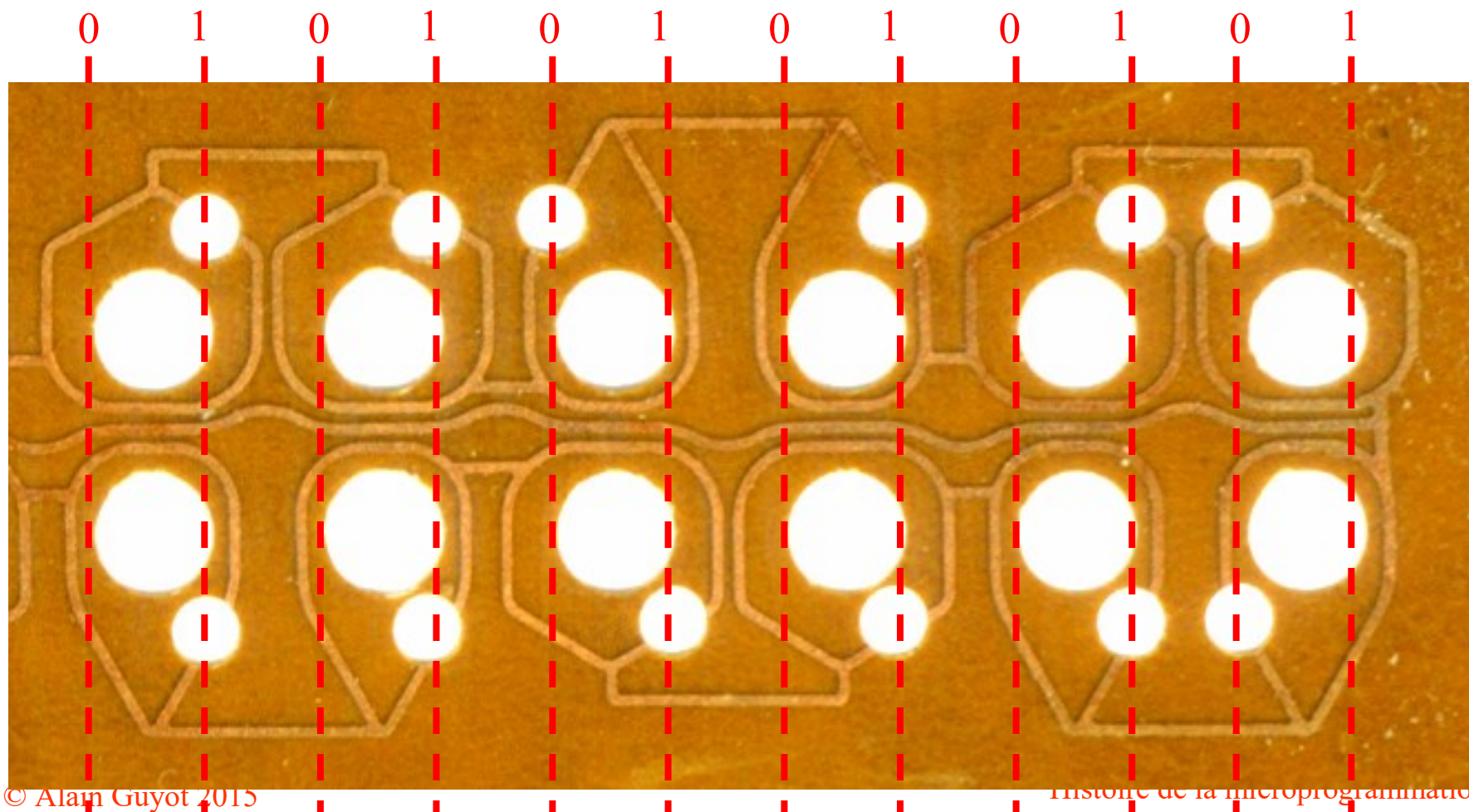
Les petit trous sont au pas de la carte perforée (dessous).
La carte mémorise 4 mots de 96 bits.



TROS: Transformer Read Only Storage

Les gros trous sont fixes : passage des transformateurs.

La programmation est faite par les petits trous : à droite ou à gauche du gros trou, forçant le courant à le contourner dans un sens ou dans l'autre.



CCROS Card Capacitor Read Only Storage

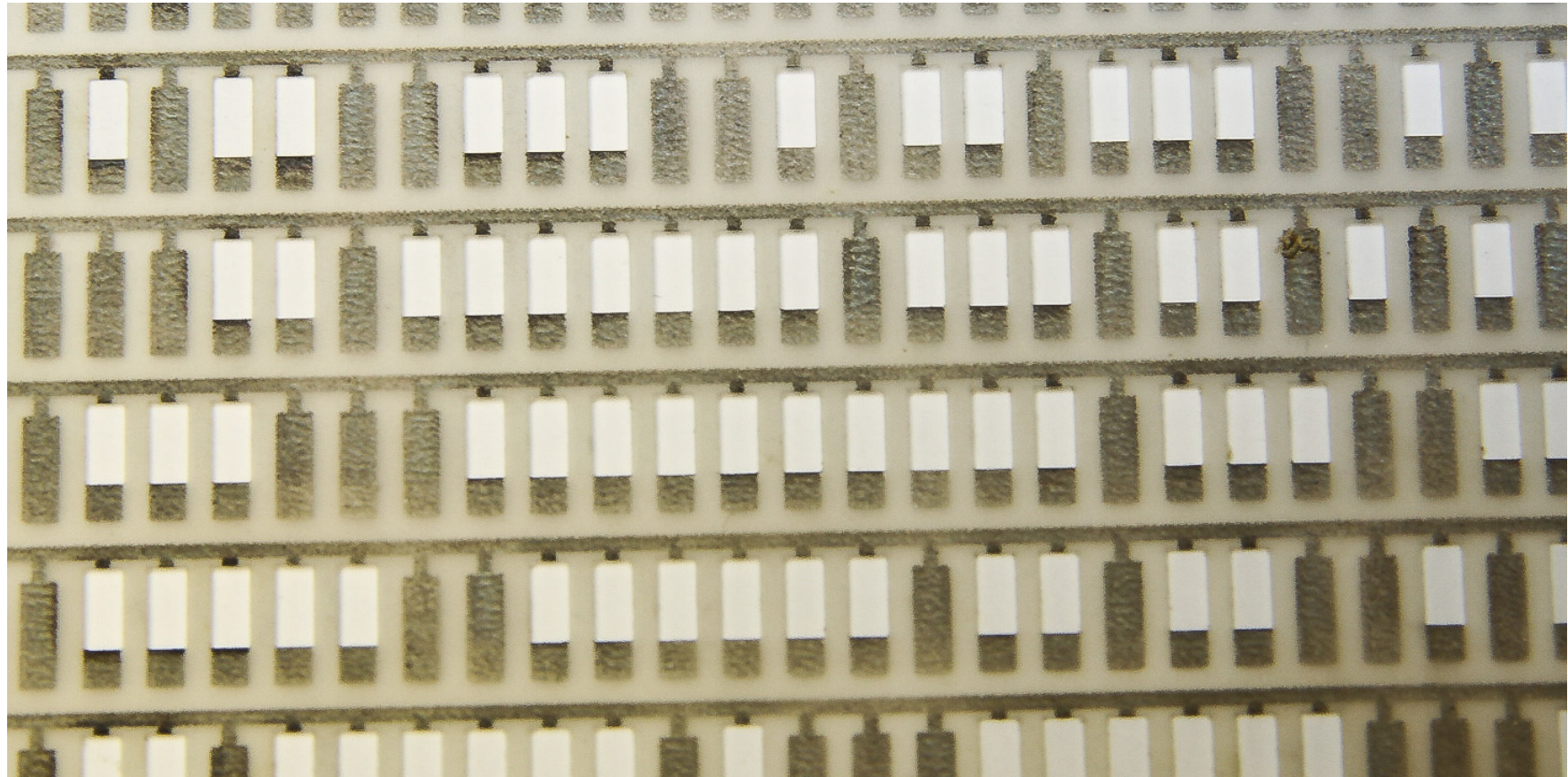
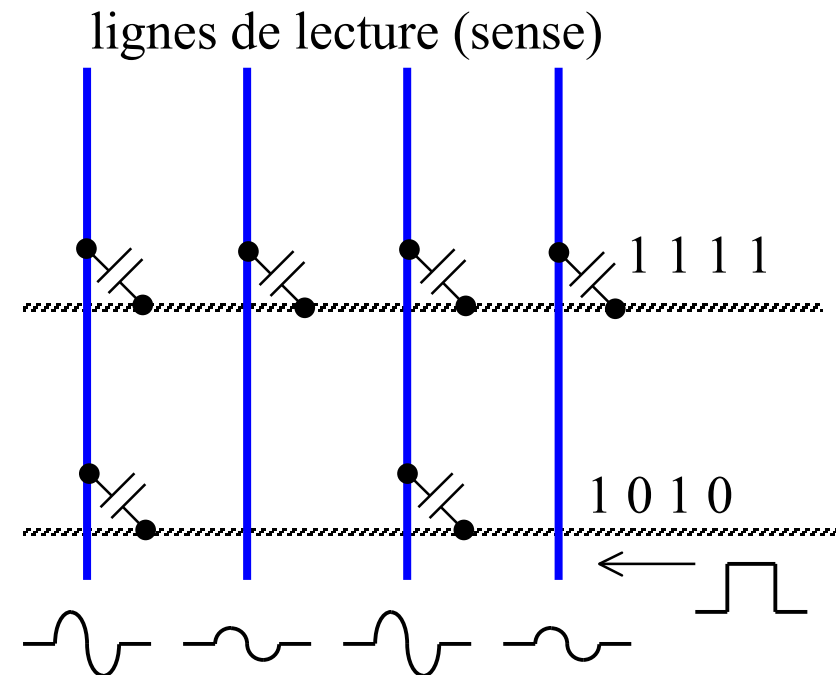
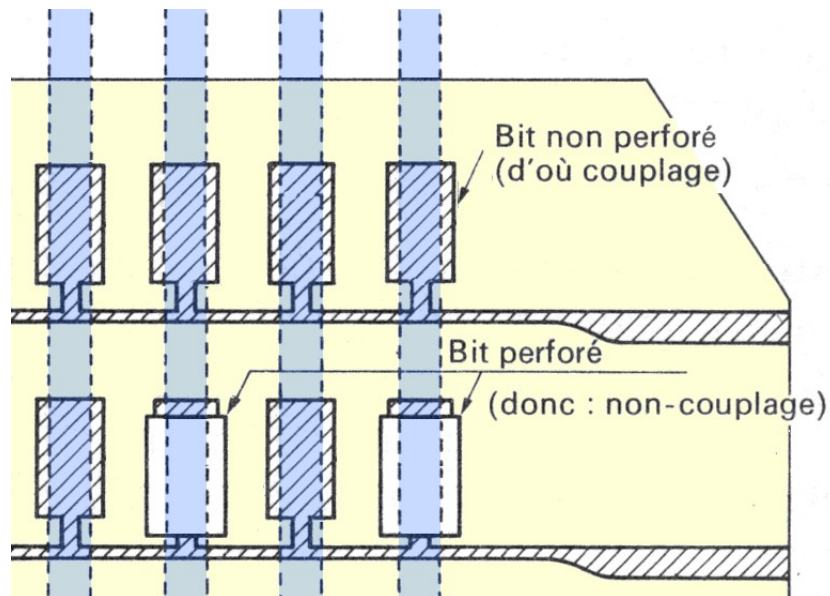


Photo agrandie d'une carte : mylar (PET de DuPont) et cuivre

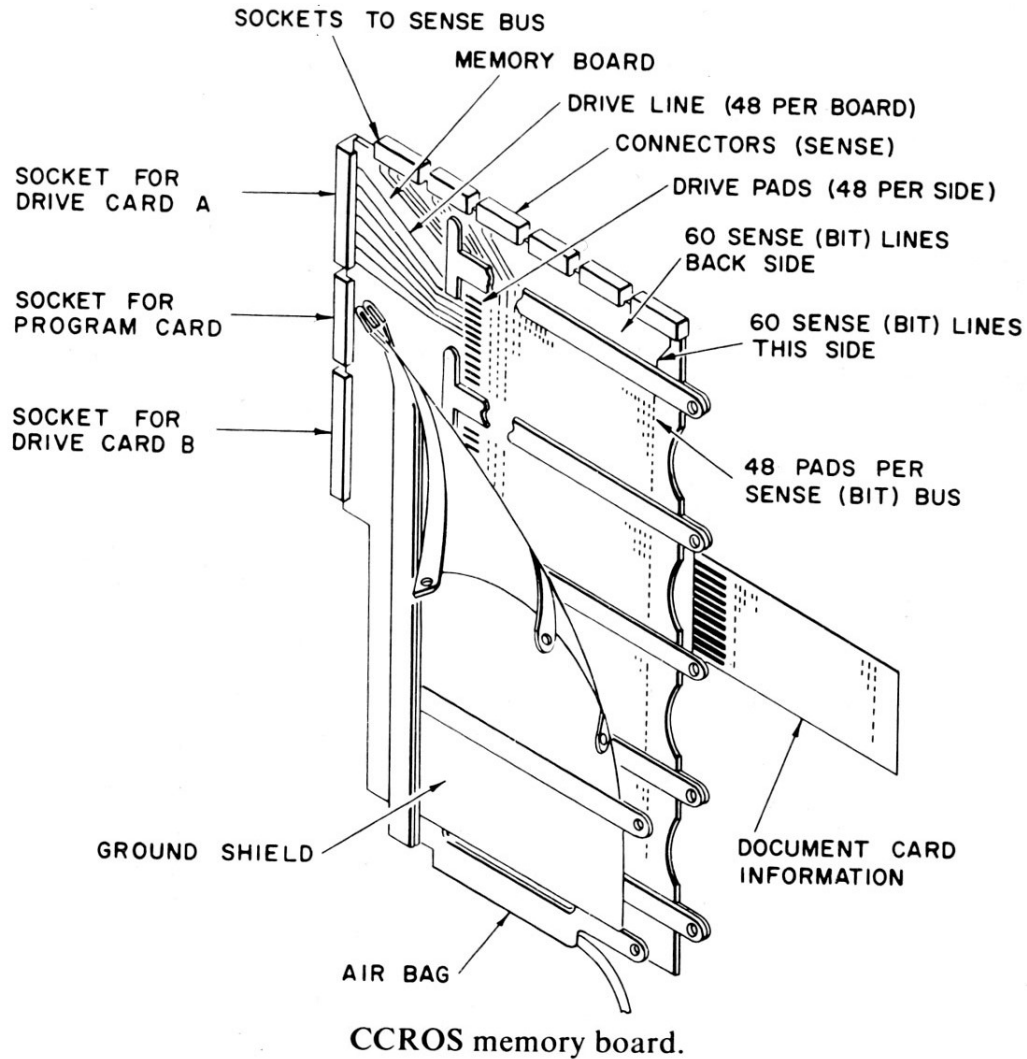
polyethylene terephthalate lamifié

CCROS Card Capacitor Read Only Storage

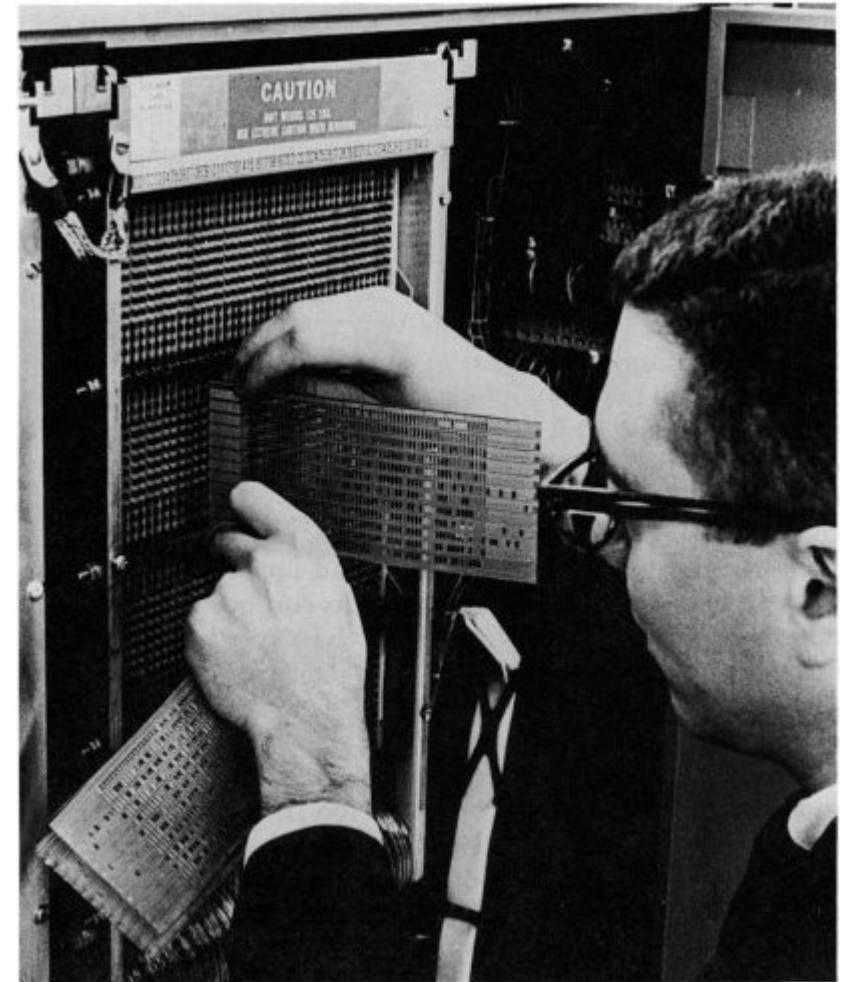


Pour la lecture, la carte est plaquée contre les lignes de lecture en bleu (sense lines) par de l'air comprimée

CCROS Card Capacitor Read Only Storage

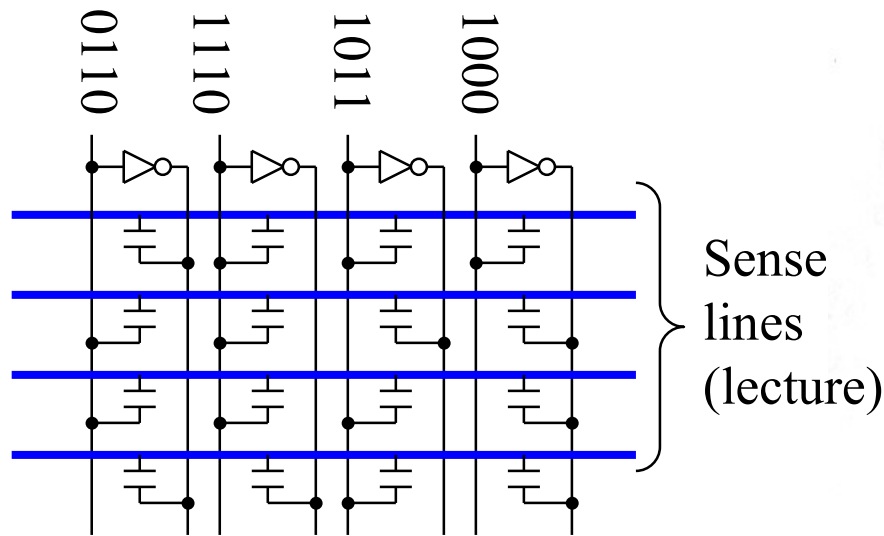


8 cartes de 12 μ instructions de 60 bits
2 racks de 40 cartes pour le IBM 360/30

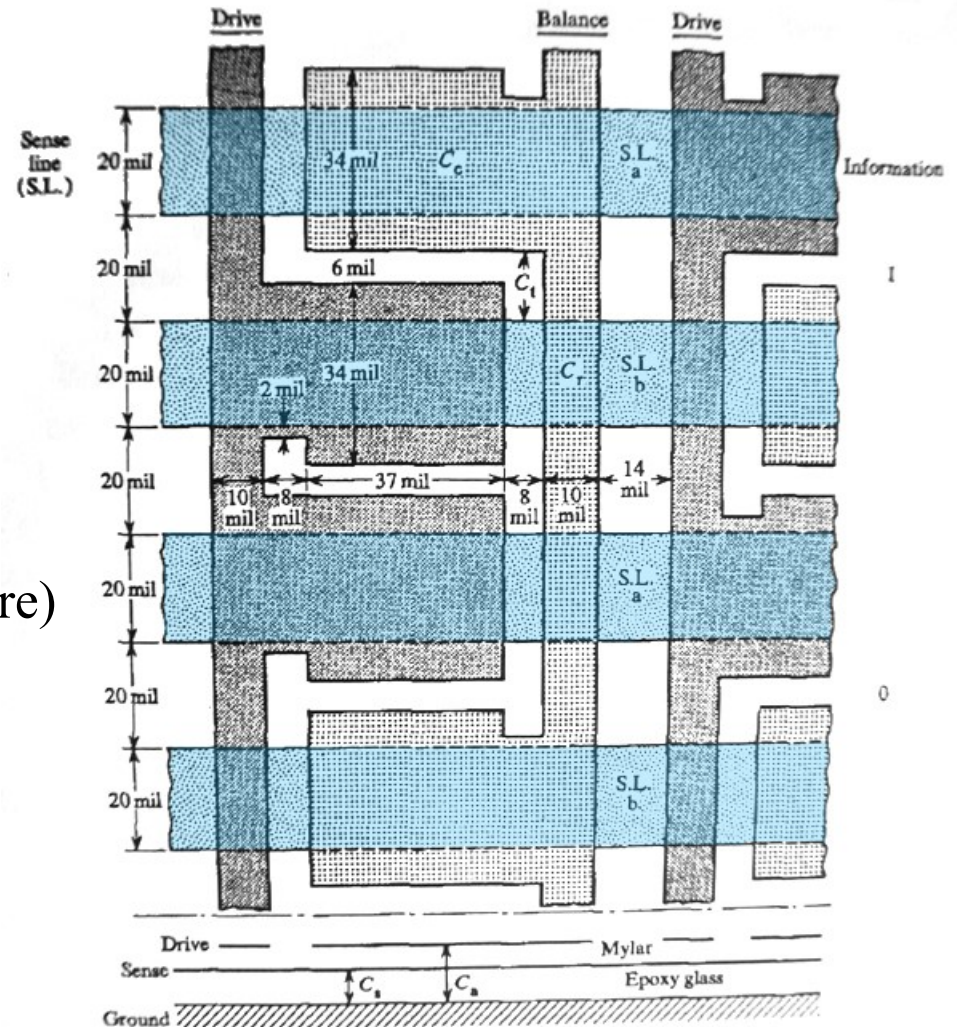


Opérateur mettant à jour le
programme de l'IBM 360/30

BCROS Balanced Capacitor Read Only Storage



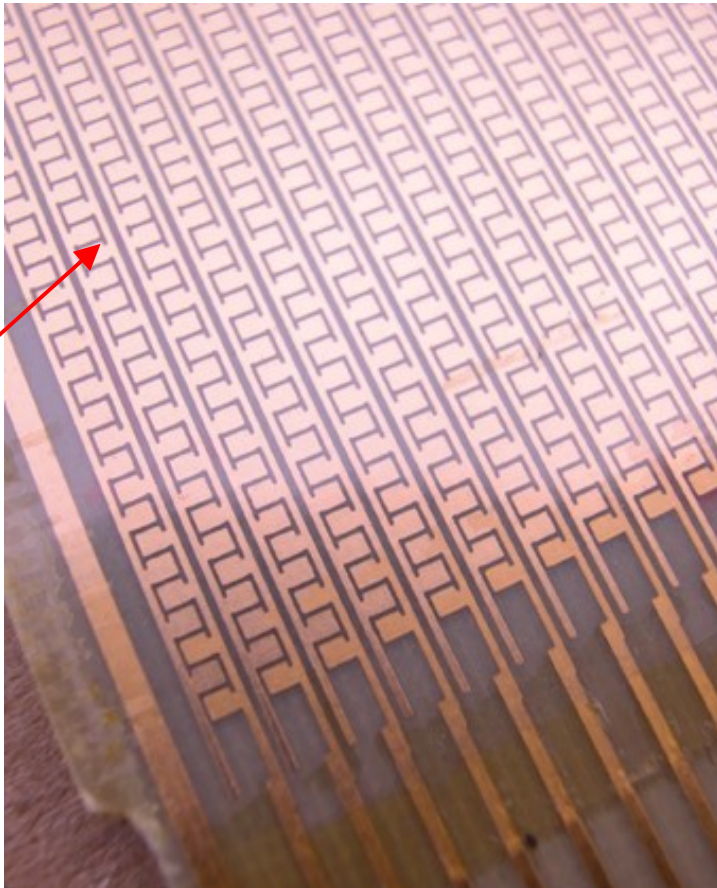
Pour améliorer le temps d'accès, la lecture de la ROM est différentielle
 750 ns (360/30) → 200 ns (360/65)



1 mil = 1 millième de pouce = 0,0256 mm

Histoire de la microprogrammation 38/80

BCROS Balanced Capacitor Read Only Storage



Pour équilibrer les 0 et 1,
un mot sur deux est complétementé

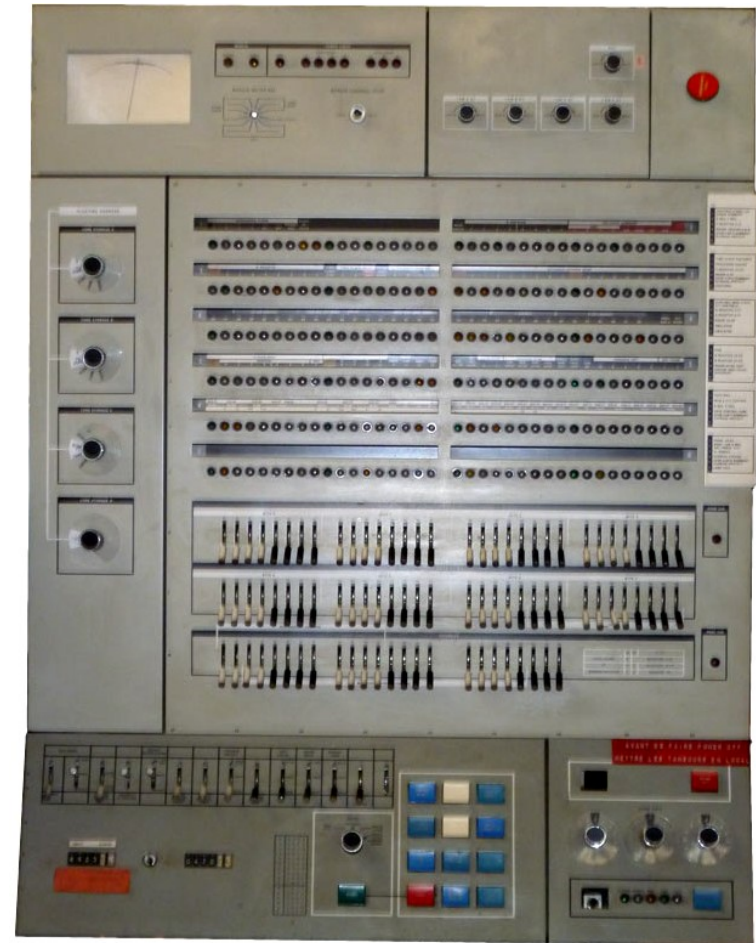


360/65 ouvert. La mémoire morte est
à droite au dessus du dos du technicien

IBM 360/67 du CICG



L'IBM 360/67 du CICG (1968-80)
Remarquez à gauche le CANAL et
les dérouleurs de bande magnétique



Ce qui reste du 360/67
Collection ACONIT

L'exposé pas à pas



Définition du domaine

Histoire chronologique de la microprogrammation

machines mécaniques

progrès technologiques RAM et ROM

évolution des mémoires mortes

COROM, TROS, CCROS, BCROS

gamme IBM 360

machines jusque 1970

ROMs intégrées

UAL SN 74181

Mitra 15

Solar

Micromachines en tranche

La concurrence des microprocesseurs

La fin de la microprogrammation

Gamme des IBM 360 microprogrammés

Modèle IBM 360	360/25	360/30	360/40	360/50	360/65
année de sortie	1967	1965	1965	1965	1966
coût le location (\$K/mois)		\$4	\$7	\$15	\$35
puissance de calcul - scientifique (Kops)		7,94	33,4	187	1 390
puissance de calcul - commercial (Kops)		17,1	50,1	149	810
taille du chemin de données (bits)	16	8	16	32	64
taille du μ programme (K μ instructions)	8 K	4 K	4 K	2,75 K	2,75 K
nombre de bits par μ instruction	16	50	54	85	87
technologie de la mémoire de μ programme	CORE	CCROS	TROS	BCROS	BCROS
temps de cycle mémoire de μ programme (ns)	900	750	625	500	200
temps de cycle mémoire centrale (ns)	1 800	1 500	2 500	2 000	750

360/67 seul 360 à mémoire virtuelle . CP-67 générait des machines virtuelles 360/40

360/75 entièrement câblé, 1 MIPS (million d'instructions par seconde)

360/91 câblé, pipeliné (voir Daniel Etiemble), (Gene Amdahl, Robert Tomasulo)

Autres machines μ programmées avant 1970

DATE	MAIN MEMORY				CONTROL STORE				PROCESSOR CYCLE TIME (NANOSECONDS)	
	WORD SIZE (BITS)	RANGE (1024 WORDS)	DATA PATH (BITS)	CYCLE TIME (μ SECS)	TYPE	READ ONLY OR WRITABLE	WORD LENGTH (BITS)	CAPACITY (WORDS)		
Cincinnati Milacron										
CIP-2000	1969	8	4-32	8	1.1	Diode	R	16	1024	220
CIP-4000	1970	18	4-64	18	1.2	IC Chips	R	80	1024	400
Digital Scientific										
Meta-4	1970	16	8-64	16	.9	Air Coupled Induction	R	32	2048	85
IBM										
360/25	1967	8	16-48	16	1.8	CORE	W (1)	16	8192	900
360/30	1965	8	8-64	8	1.5	Card Capacitor	R	60	4096	750
360/40	1965	8	8-256	16	2.5	Transformer	R	60	4096	625
360/50	1965	8	32-512	32	2.0	Balanced Capacitor	R	90	2816	500
360/65	1966	8	128-1024	64	.75	Balanced Capacitor	R	100	2816	125
360/85	1969	8	512-4096	128	1.0	Monolithic	R,W	128	2500	80
370/145	1970	8	112-512	64	.540/.608	Monolithic	W (1)	32	16384	202.5
370/155	1970	8	256-2048	128	2.07	Monolithic	R	72	8192	115
370/165	1970	8	512-3072	64	2.0	Monolithic	R,W	108	2560	80
Interdata										
3	1967	8	4-64	16	.98	Transformer	R	16	4096	370
4	1968	8	4-64	16	.98	Transformer	R	16	3500	370
5	1970	8	8-64	16	.98	Transformer	R	16	1700	370
Micro Systems										
Micro 800	1969	8	4-32	8	1.1	Diode	R	16	1024	220
Raytheon										
RAC 251	1970	32	4-64	32	1.8	Bipolar LSI	R	96	512	350
RCA										
Spectra 70/45	1966	8	16-256	16	1.44	Transformer	R	54	2048	480
Spiras										
65	1969	16	4-64	16	1.8	Braided Wire	R	32	1024	450
Standard Computer Corp.										
MLP-900	1970	36	32-4096	36	.7	Semiconductor	W	32	4096	128

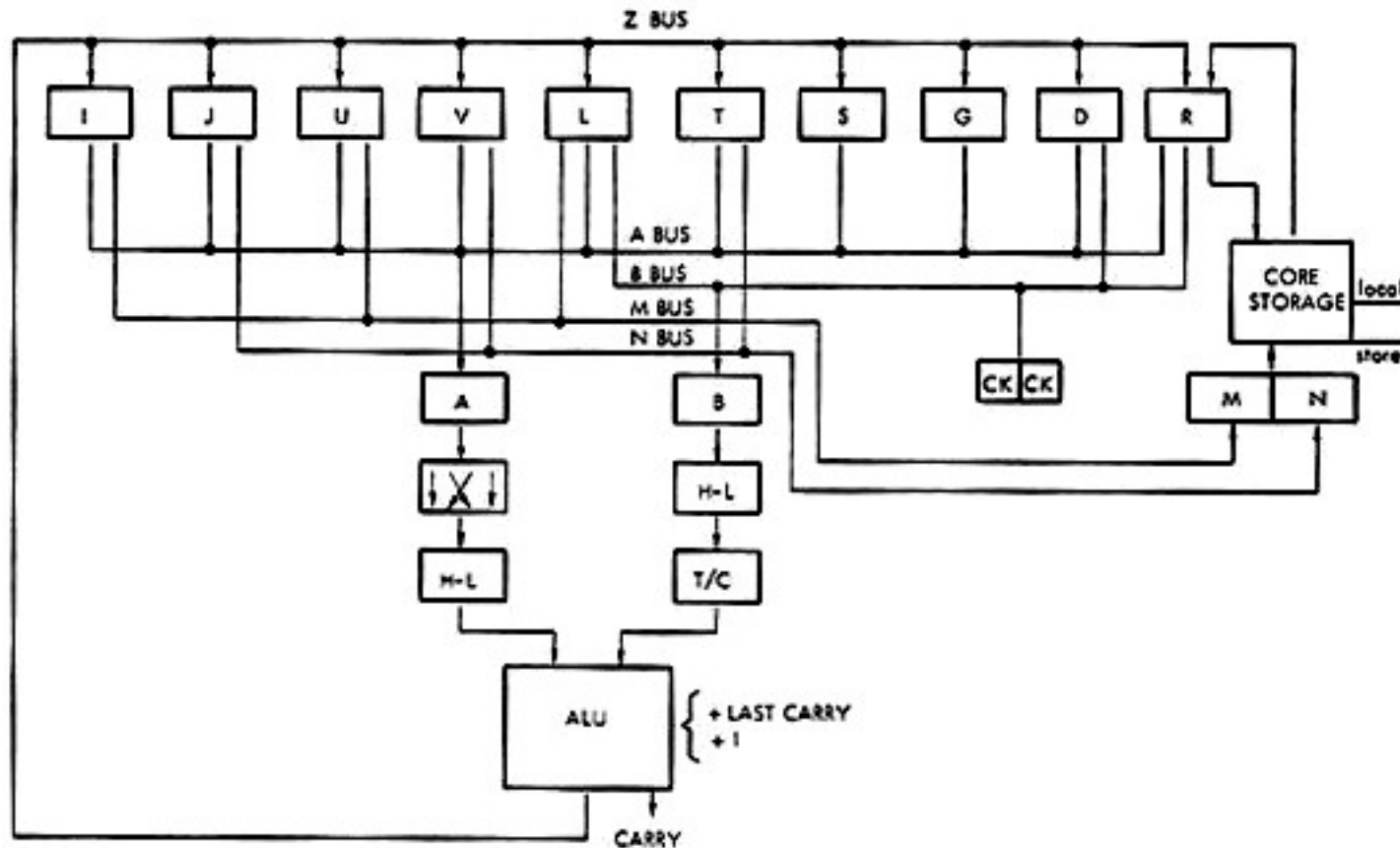
(1) Main storage and control storage reside in the same physical storage.

Modèle de programmation de la série 360

Le 360 est défini par un répertoire complexe d'instructions, de 16 à 48 bits “ ISA ”
Toutes les séries suivantes : 370, Z/System et X/System ont intégré ce répertoire.

Format des données de la gamme IBM 360

Micromachine de l'IBM 360/30



Core storage with up to 65,536 8-bit bytes and a local storage (accessible by the microprogrammer but not explicitly by the 360 language programmer), a 16-bit storage address register (M, N), a set of 10 8-bit data registers (I, J, . . . , R), an arithmetic-logic-unit (ALU), connecting 8-bit wide buses (Z, A, B, M, N), temporary registers (A, B), switches and gates.

µinstruction de l'IBM 360/30

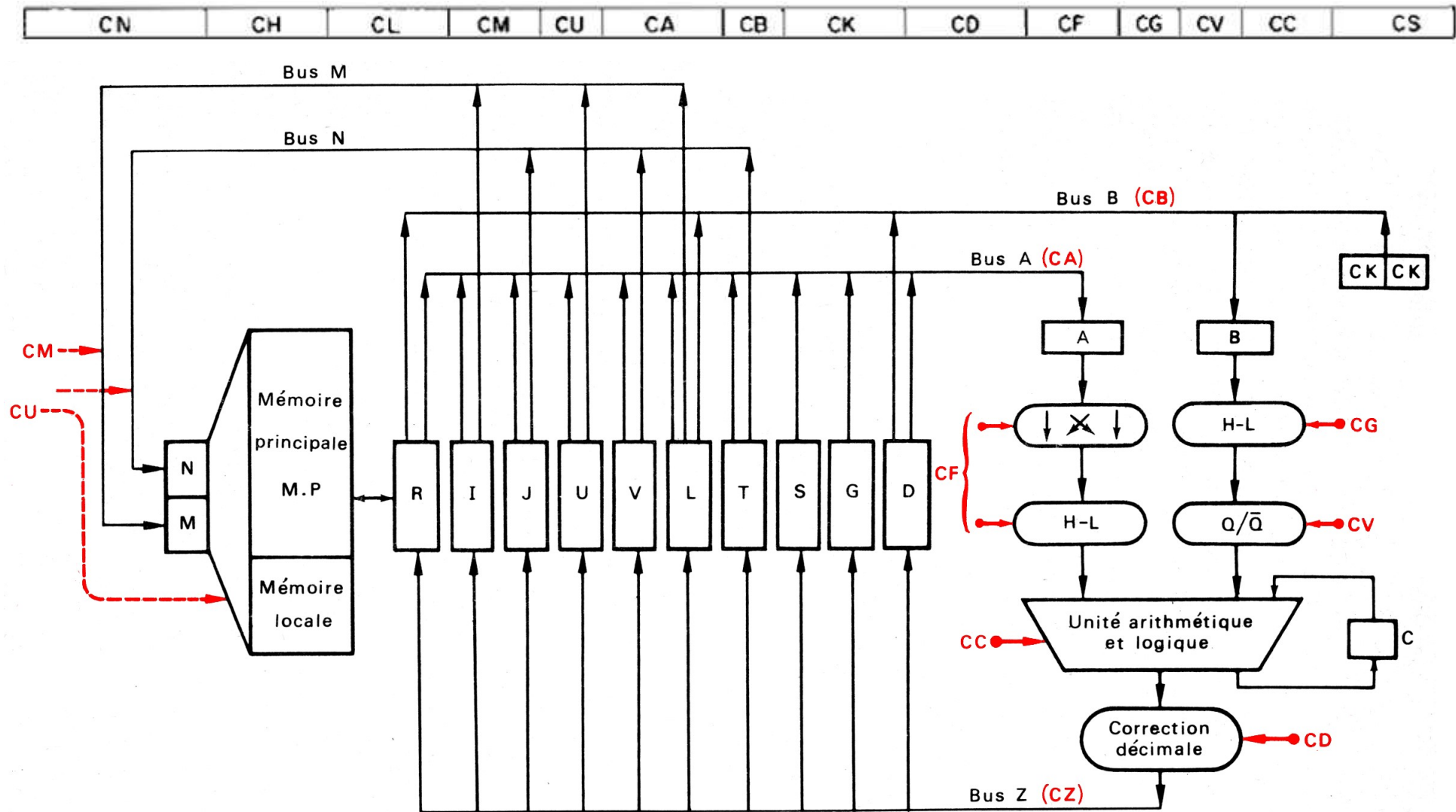
	CN	CH	CL	CM	CU	CA	CB	CK	CD	CF	CG	CV	CC	CS
0000	0	0	Write	MS	*	R	0	Z	0	0	+	+0	No status setting	
0001	⊥	⊥	No access	LS	*	L	⊥	*	L	L	-	+⊥	LZ → S5	
0010	RO	*	Store	*	*	D	2	*	H	H	*	And	HZ → S4	
0011	SL	*	IJ → MN	*	*	K	3	*	Through	Thr.	@	Or	HZ → S4, LZ → S5	
0100	*	G⊥	UV → MN		S		4	*	*			+0, save C	0 → S4, 0 → S5	
0101	*	R=Valid dec	LT → MN		*		5	*	XL			+⊥, save C	⊥ → S⊥	
0110	ALU carry	R⊥	*		*		6	S	XH			+C, save C	0 → S0	
0111	SO	Z=0	*		R		7	R	X			XOR	⊥ → S0	
1000	R2	G7			D		8	D					0 → S2	
1001	S2	S3			L		9	L					ANSNZ → S2	
1010	S4	S5			G		X'A [†]	G					0 → S6	
1011	S6	S7			T		X'B [†]	T					⊥ → S6	
1100	G0	R3			V		X'C [†]	V					0 → S7	
1101	G2	G3			U		X'D [†]	U					⊥ → S7	
1110	G4	G5			J		X'E [†]	J					*	
1111	G6	Interrupt			I		X'F [†]	I					0 → S⊥	

[†]X'A' means hexadecimal digit A=1010

- 1 Microprogram sequencing and branching fields: CN, CH, CL (4+4+4 bits)
- 2 Storage control fields: CM, CU (3+2 bits)
- 3 ALU control fields: CA, CB, CD, CF, CG, CV, CC (4+2+4+3+2+2+3 bits)
- 4 Constant field: CK (4 bits)
- 5 Status bit setting field: CS (4 bits)

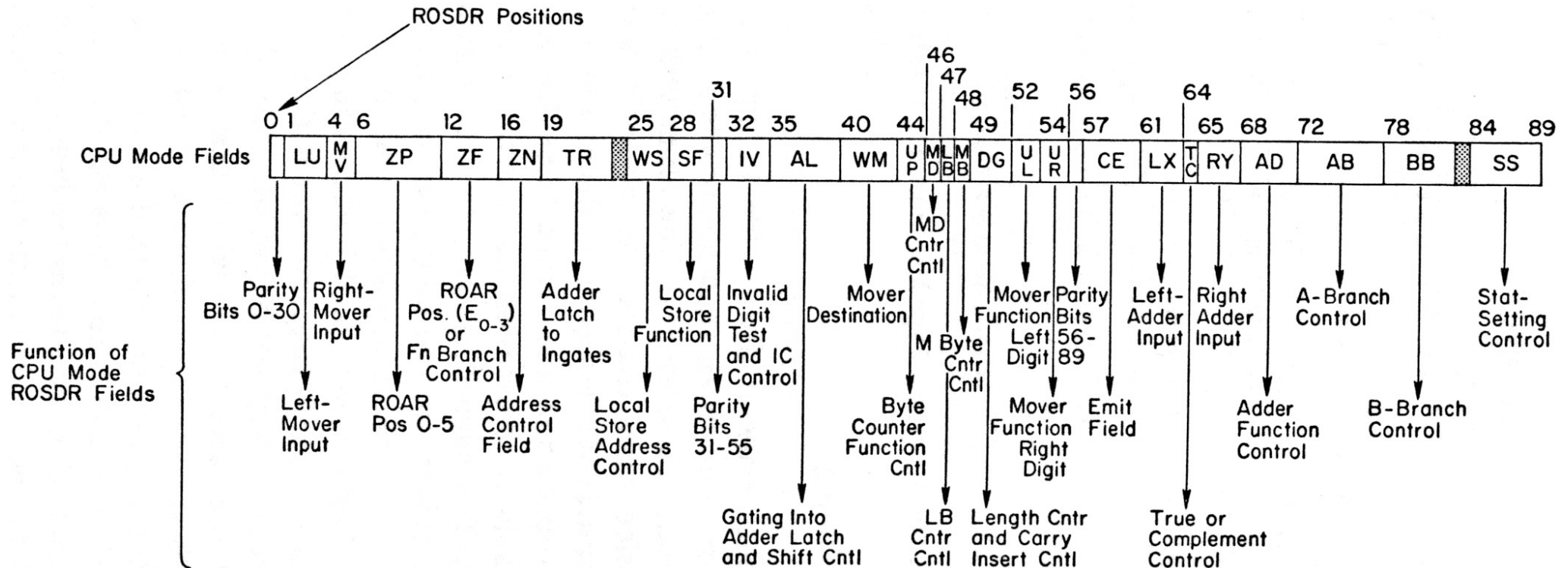
Les champs marqués « * » ne sont pas développés faute de place Total : 58 bits CCROS mmation 47/80

Contrôle de l'IBM 360/30



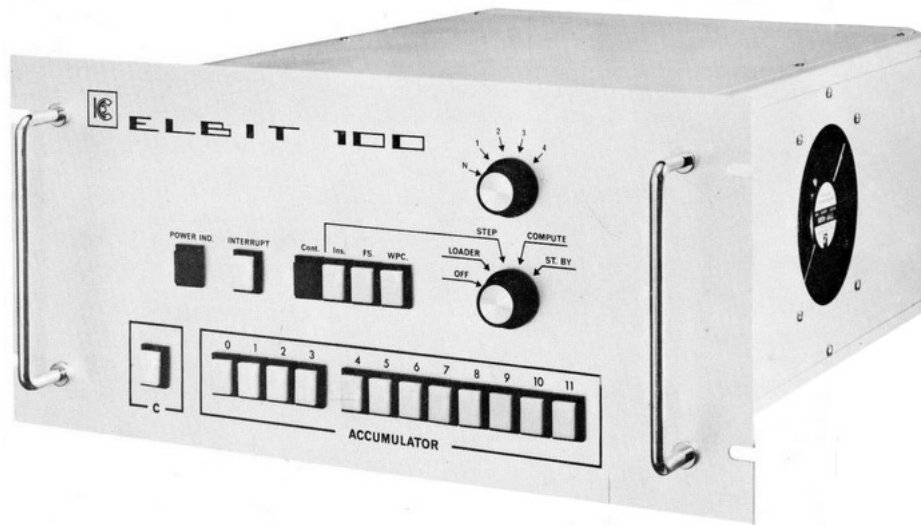
Arrivée des fils de contrôle (synapses) sur la partie opérative du 360/30

µinstruction de l'IBM 360/50



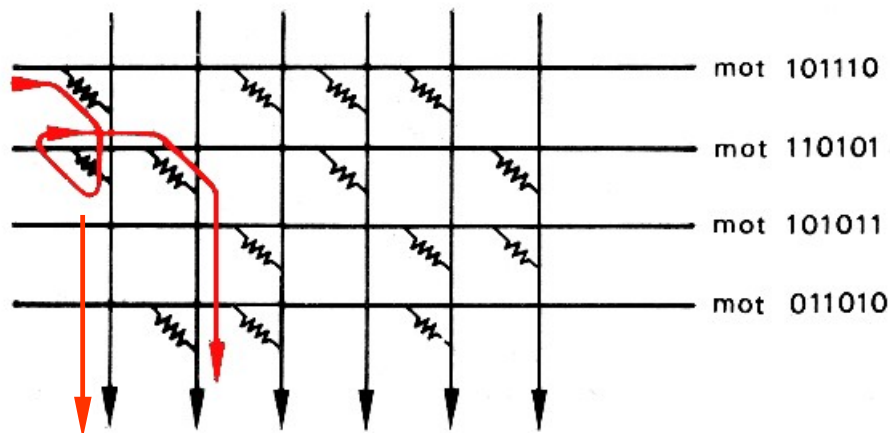
Exemple de micro-instruction longue : (Read Only Storage Data Register)
 85 bits, divisés en 25 champs codés plus 3 bits de parité et 2 inutilisés = 90 bits
 Technologie BCROS (Balanced Capacitor Read Only Storage), accès 200 ns

ROM de l'ELBIT 100 (1964)



La mémoire de microprogramme de l'ELBIT 100 est une matrice de résistances sérigraphiées sur une carte (256 mots).

Des ROMs vierges sont disponibles, il faut gratter les résistances pour programmer la ROM.



La résistance n'étant pas unidirectionnelle, il y a des chemins multiples qui affaiblissent la tension de sortie.

TROS du Bull Gamma M40 (1968)



La ROM de contrôle était une *mémoire inaltérable* à bâtonnets de ferrite (TROS)



TROS du Gamma M40

Extrait d'une brochure commerciale

« Le Gamma M40 est le premier ordinateur européen de moyenne puissance qui met en œuvre une *mémoire inaltérable* (capacité 2048 lignes de 50 positions binaires).

La mémoire inaltérable analyse chaque instruction de programme à sa sortie de mémoire centrale, et, en fonction du résultat obtenu, procède à « l'éclatement » de l'instruction en micro-opérations élémentaires, et à la commande de ces micro-opérations.

Outre la miniaturisation qu'elle procure et la totale fiabilité qu'elle garantit, cette technologie rend la mémoire centrale entièrement disponible et a permis de doter le Gamma M40 d'une gamme d'instructions très riche, capable de faire face, dans la simplicité, à tous les cas susceptibles d'être rencontrés dans la pratique. »

Une dizaine d'exemplaires vendus

ROM du PDP11 (bootstrap)



Les grosses mémoires mortes étant chères, il y a peu de microprogramme dans les premiers DEC (Gordon Bell) – PDP11 (1970)

VAX 11/780 : 6K μ instructions de 99 bits (1977)

VAX 11/750 : 6K μ instructions de 80 bits (1980)

VAX 11/730 : 16K μ instructions de 24 bits (1982)

L'exposé pas à pas



Définition du domaine

Histoire chronologique de la microprogrammation

machines mécaniques

progrès technologiques RAM et ROM

évolution des mémoires mortes

COROM, TROS, CCROS, BCROS

gamme IBM 360

machines jusque 1970

ROMs intégrées

UAL SN 74181

Mitra 15

Solar

Micromachines en tranche

La concurrence des microprocesseurs

La fin de la microprogrammation

Histoire de ROM (Read Only Memory)

1956 : invention de la PROM (Programmable (1 fois) ROM) à fusible

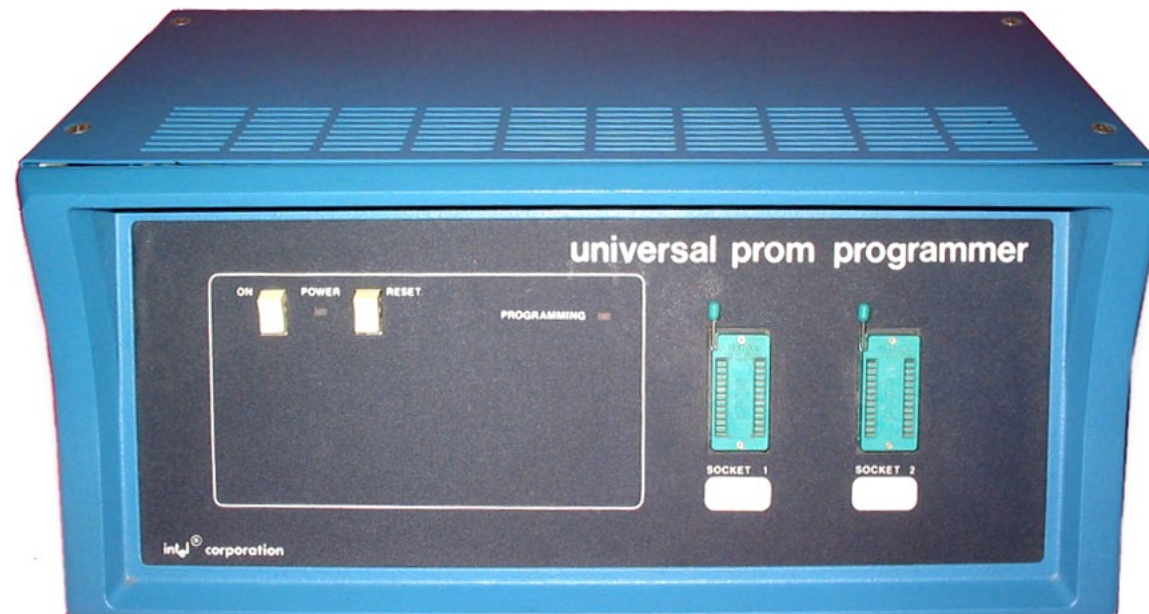
1969 : OTPROM à antifusible (One Time Programmable ROM)

1971 : invention de l'EPROM (Erasable PROM) effacée par ultra violet

1983 : invention de l'EEPROM (Electrically Erasable PROM)

1984 : Flash Memory

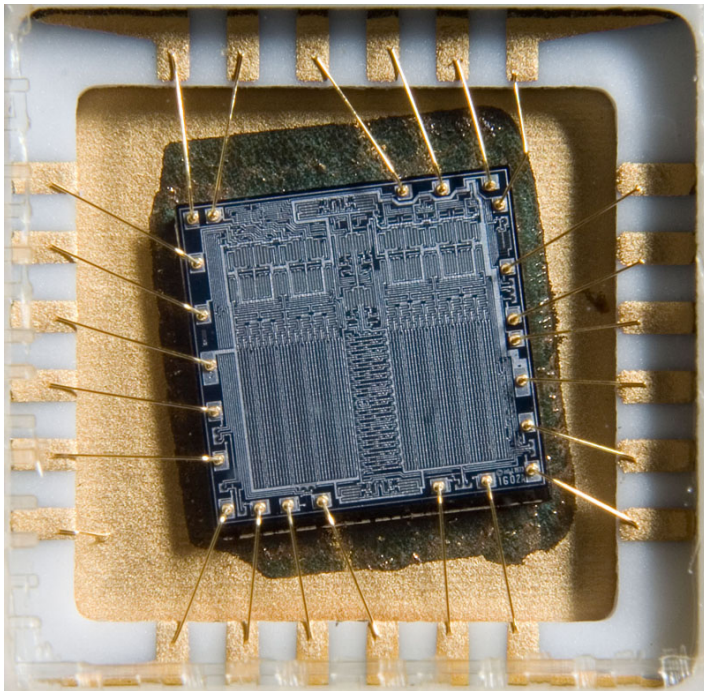
2015 : 256 Gb / boîtier pour SSD (Solid State Disk)



■ Date indéterminée : invention de la WOM (Write Only Memory) programmation 54/80

Erasable PROM

En 1971 Intel introduit le I-1701 une mémoire de 256*8 bits Erasable Programmable Read-Only Memory (EPROM).



Intel 1701

Alimentation +5 V, -12 V et -25 V
Comme la fenêtre en quartz coûtait cher il y eu des versions en boîtier plastique sans fenêtre : PROM.

1976 : première “ 5-volt only ”

L'exposé pas à pas



Définition du domaine

Histoire chronologique de la microprogrammation

machines mécaniques

progrès technologiques RAM et ROM

évolution des mémoires mortes

COROM, TROS, CCROS, BCROS

gamme IBM 360

machines jusque 1970

ROMs intégrées

UAL SN 74181

Mitra 15

Solar

Micromachines en tranche

La concurrence des microprocesseurs

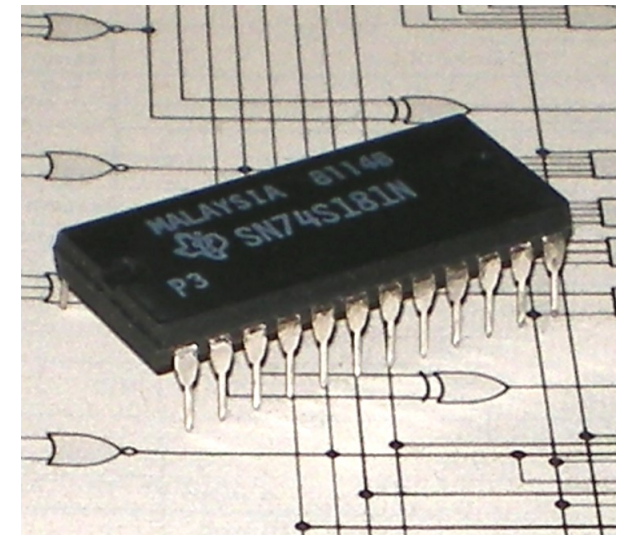
La fin de la microprogrammation

Unité Arithmétique et Logique SN74181

En 1968 Texas Instrument introduit l'additionneur rapide SN7480 (1 bit) puis SN7482 (2 bits) qui donne naissance au PDP8/E

En 1970, Texas Instrument introduit l'unité arithmétique et logique SN74181, produite jusqu'en 1997, ~180 transistors TTL Schottky. Associée à de la RAM (SN7481) et de la ROM, cette UAL permet de concevoir et fabriquer des machines microprogrammées

SELECTION				ACTIVE-HIGH DATA		
				M = H LOGIC FUNCTIONS	M = L; ARITHMETIC OPERATIONS	
S3	S2	S1	S0		$\bar{C}_n = H$ (no carry)	$\bar{C}_n = L$ (with carry)
L	L	L	L	$F = \bar{A}$	$F = A$	$F = A \text{ PLUS } 1$
L	L	L	H	$F = \overline{A+B}$	$F = A + B$	$F = (A + B) \text{ PLUS } 1$
L	L	H	L	$F = \bar{A}B$	$F = A + \bar{B}$	$F = (A + \bar{B}) \text{ PLUS } 1$
L	L	H	H	$F = 0$	$F = \text{MINUS } 1 \text{ (2's COMPL)}$	$F = \text{ZERO}$
L	H	L	L	$F = \overline{AB}$	$F = A \text{ PLUS } \bar{A}B$	$F = A \text{ PLUS } \bar{A}B \text{ PLUS } 1$
L	H	L	H	$F = \bar{B}$	$F = (A + B) \text{ PLUS } \bar{A}B$	$F = (A + B) \text{ PLUS } \bar{A}B \text{ PLUS } 1$
L	H	H	L	$F = A \oplus B$	$F = A \text{ MINUS } B \text{ MINUS } 1$	$F = A \text{ MINUS } B$
L	H	H	H	$F = \overline{AB}$	$F = \overline{AB} \text{ MINUS } 1$	$F = \overline{AB}$
H	L	L	L	$F = \overline{A+B}$	$F = A \text{ PLUS } AB$	$F = A \text{ PLUS } AB \text{ PLUS } 1$
H	L	L	H	$F = A \oplus \bar{B}$	$F = A \text{ PLUS } B$	$F = A \text{ PLUS } B \text{ PLUS } 1$
H	L	H	L	$F = B$	$F = (A + \bar{B}) \text{ PLUS } AB$	$F = (A + \bar{B}) \text{ PLUS } AB \text{ PLUS } 1$
H	L	H	H	$F = AB$	$F = AB \text{ MINUS } 1$	$F = AB$
H	H	L	L	$F = 1$	$F = A \text{ PLUS } A^\dagger$	$F = A \text{ PLUS } A \text{ PLUS } 1$
H	H	L	H	$F = A + \bar{B}$	$F = (A + B) \text{ PLUS } A$	$F = (A + B) \text{ PLUS } A \text{ PLUS } 1$
H	H	H	L	$F = A + B$	$F = (A + \bar{B}) \text{ PLUS } A$	$F = (A + \bar{B}) \text{ PLUS } A \text{ PLUS } 1$
H	H	H	H	$F = A$	$F = A \text{ MINUS } 1$	$F = A$

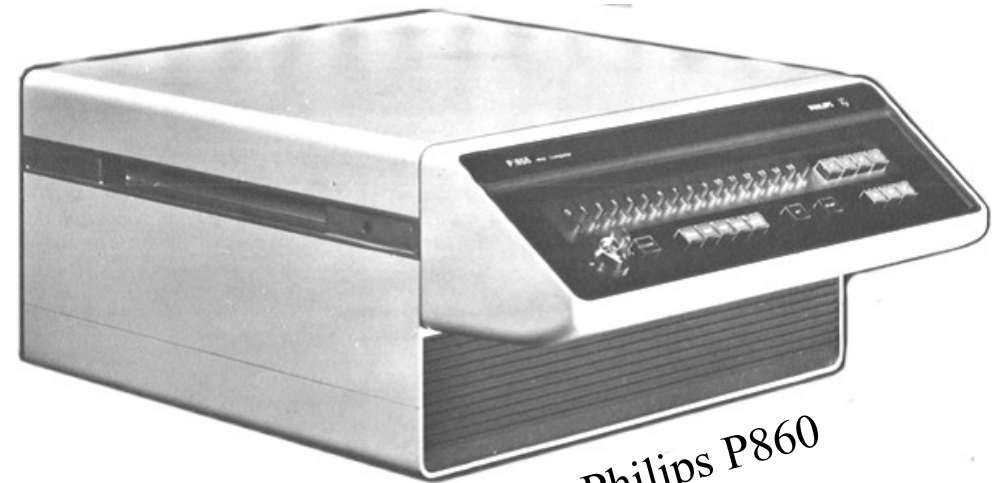


Mini-ordinateurs autour du SN74181

- NOVA 1200 : Mini-ordinateur 16 bits de Data General, un des premiers à utiliser le 74181 dès 1970
- PDP-11 : Le mini-ordinateur le plus populaire de tous les temps, par Digital Equipment Corporation *
- ALTO : Le premier ordinateur à utiliser la métaphore du bureau, par XEROX en 1973
- VAX-11/780 : Le 32 bits le plus populaire des années 80, par Digital Equipment Corporation *?
- PERQ : De Three Rivers, une station de travail basée sur l'ALTO, en 1979, 20 bits *
- COMPUTER AUTOMATION : Un ordinateur dans les machines de test de LSI
- VARIAN : De Varian Data Machine, en 1973 (acquis par UNIVAC en 1977)
- WANG 2200 : Interpréteur BASIC microprogrammé , en 1973 *
- TI-990/10 : De Texas Instrument, en 1975
- P850/P855/P860 : De Philips Data System, en 1971
- MITRA 15/ MITRA 125 : De CII, en 1971 *
- T2000/T1600 : De Télémécanique *
- SOLAR : De SEMS, en 1975 *

* dans la collection ACONIT

*? futur don à ACONIT ?



cii mitra 15 (1971)

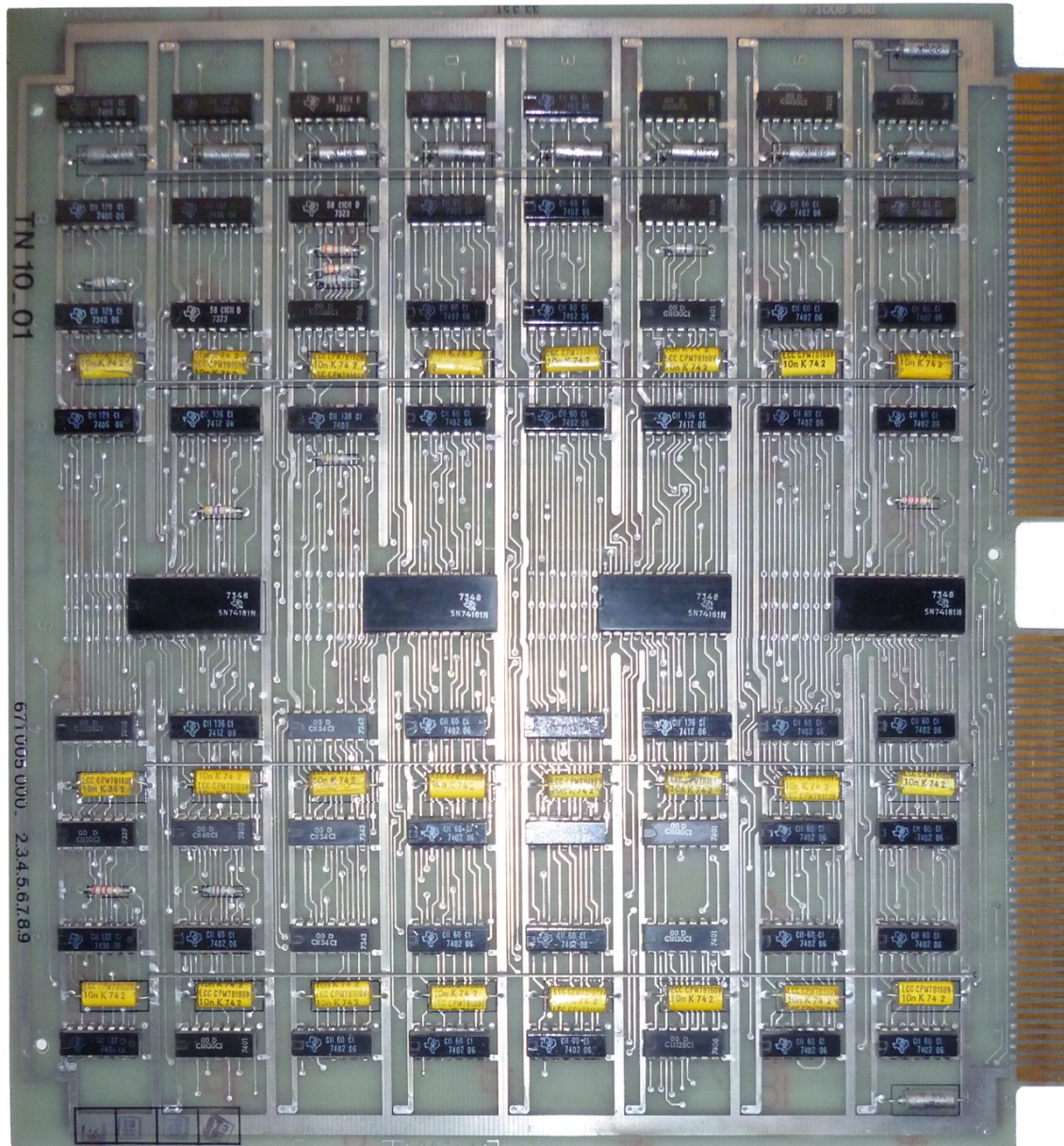


Alice Recoque (1929-)
responsable de la division « petits
ordinateurs » de la **cii** qui conçut
le MITRA 15, présenté le 10 mai
1971.



Mitra 15 produit à Crolles puis Échirolles

Partie opérative du MITRA 15

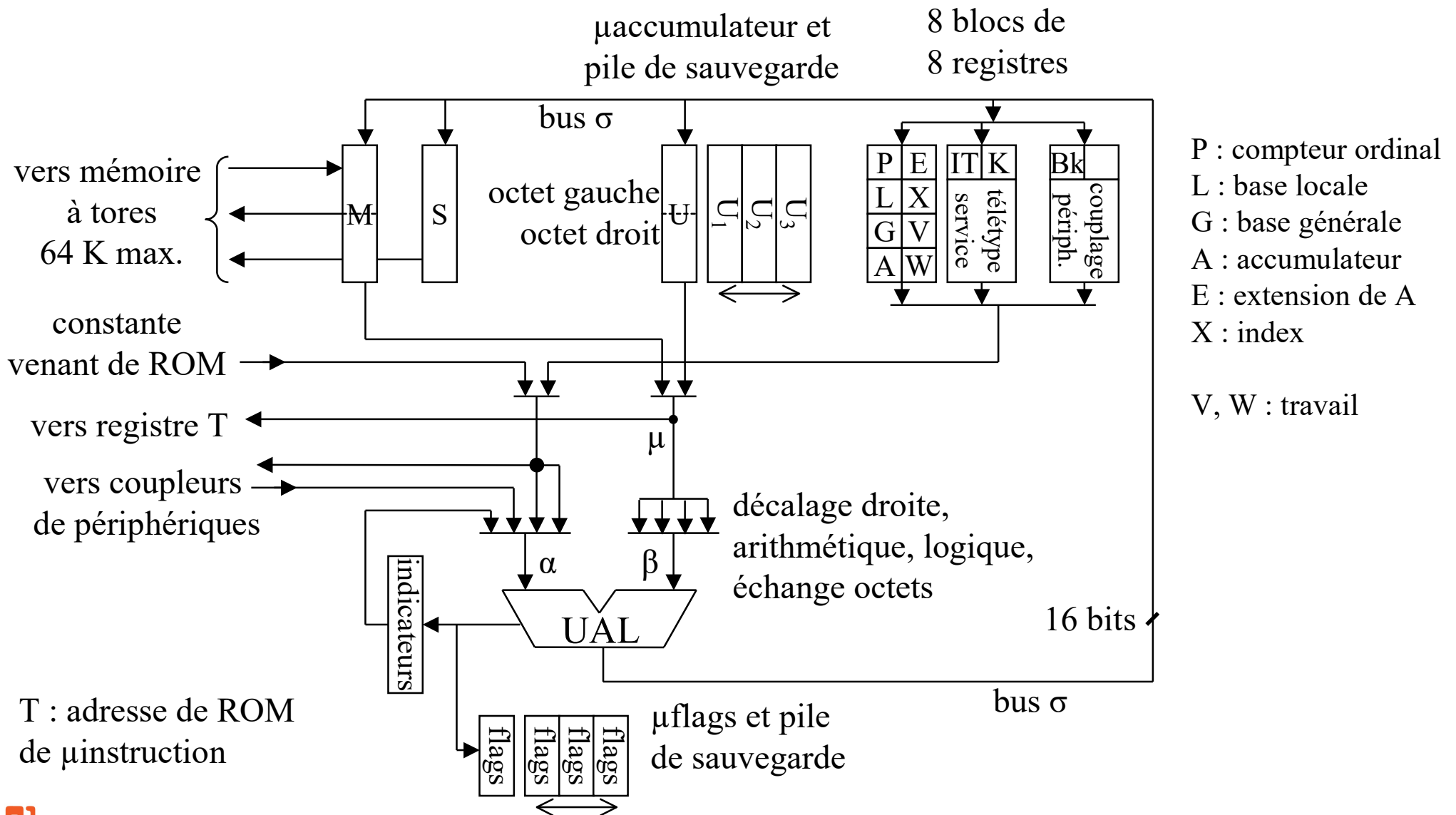


multiplexeur α
 $8 * 2 * (4 \rightarrow 1)$

UAL : 4 * SN 74181

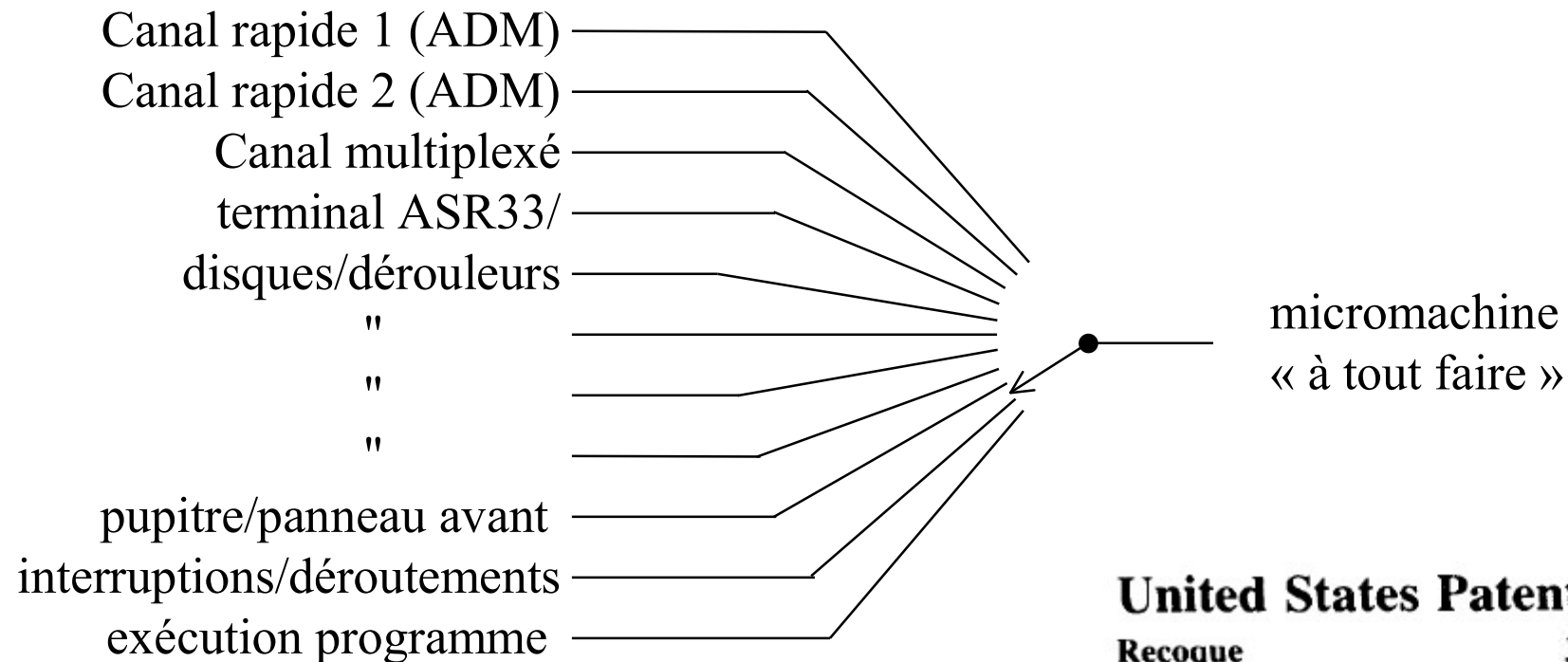
multiplexeur β
 $8 * 2 * (4 \rightarrow 1)$

Partie opérative du MITRA 15



T : adresse de ROM de μ instruction

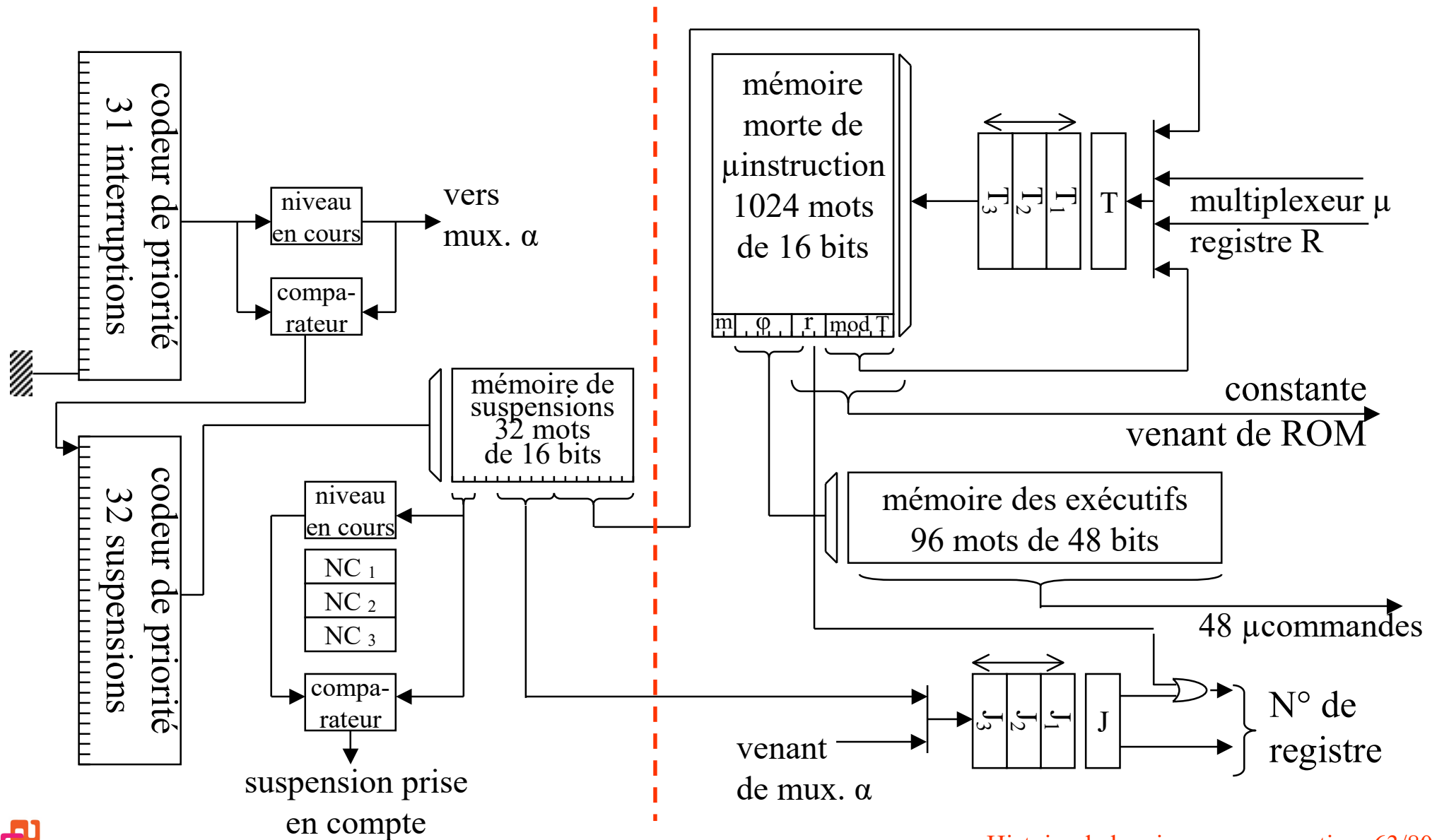
Micromachine « à tout faire »



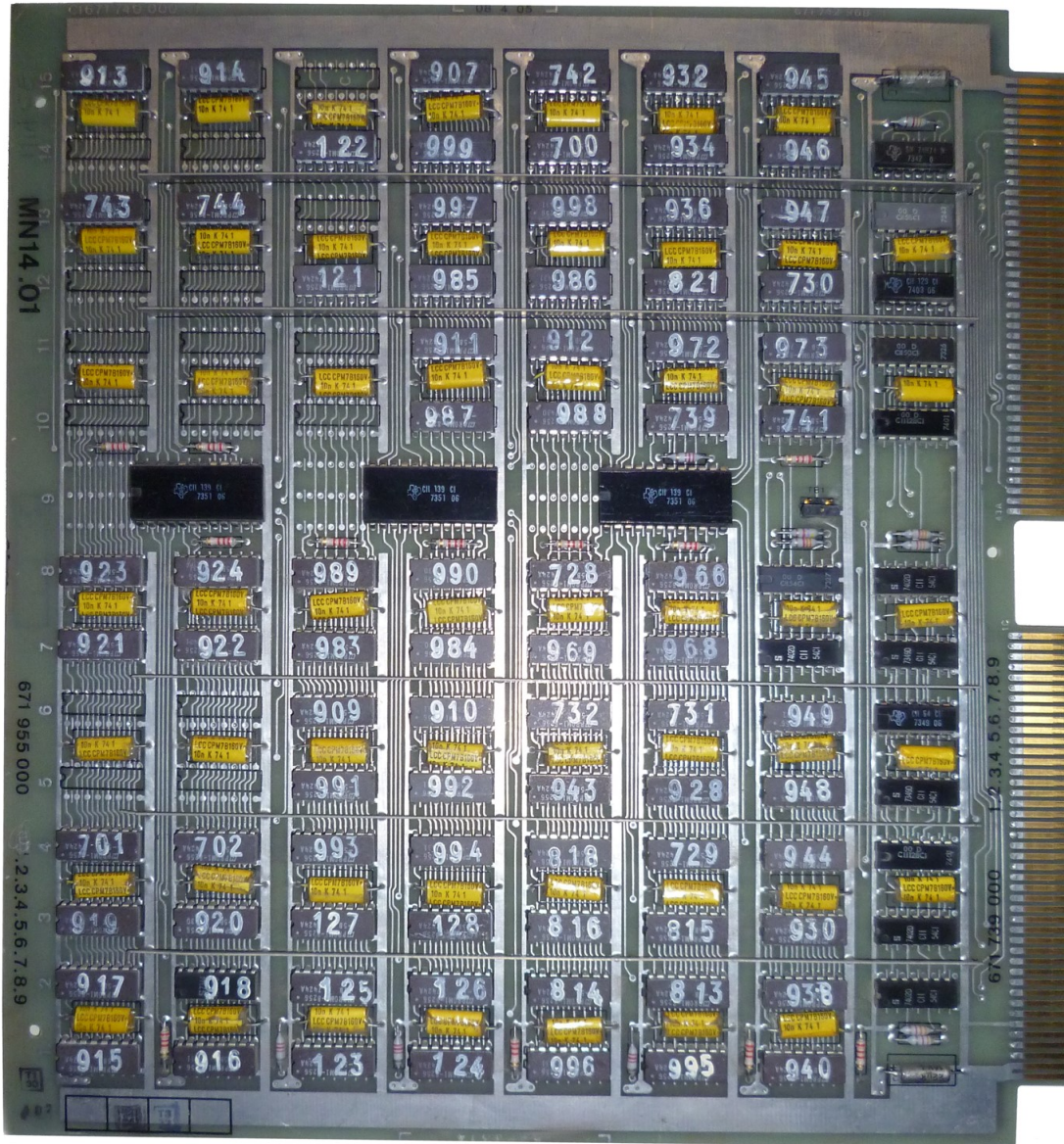
Dans le Mitra 15, les canaux sont intégrés, mais aussi les coupleurs de périphériques.

Les coupleurs sont particulièrement simples et font appel à la micromachine par des suspensions : changement de contexte du microprogramme.

µprogramme, interruptions, suspensions



ROM de μ programme du MITRA 15



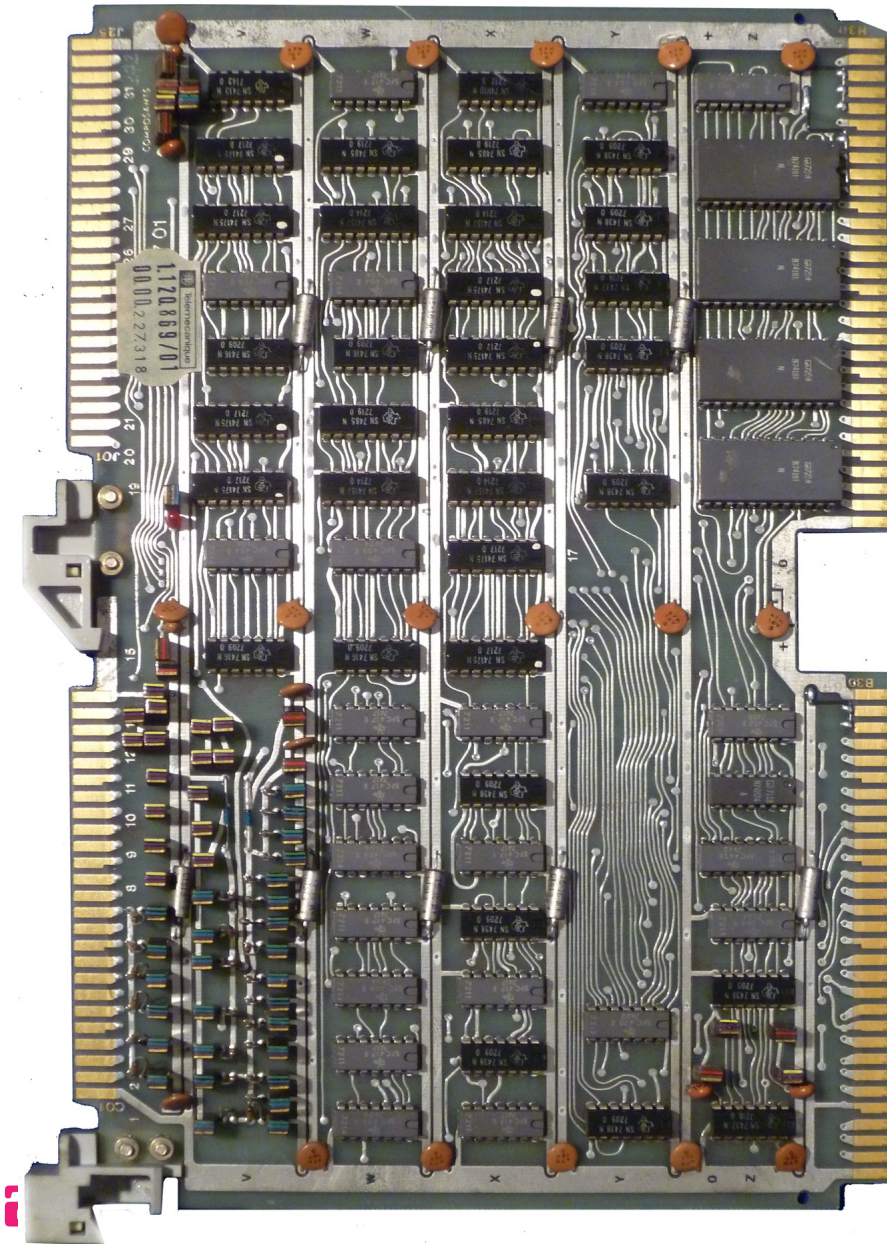
34 proms de $256 * 4$

décodeur $4 \rightarrow 16$

52 proms de $256 * 4$

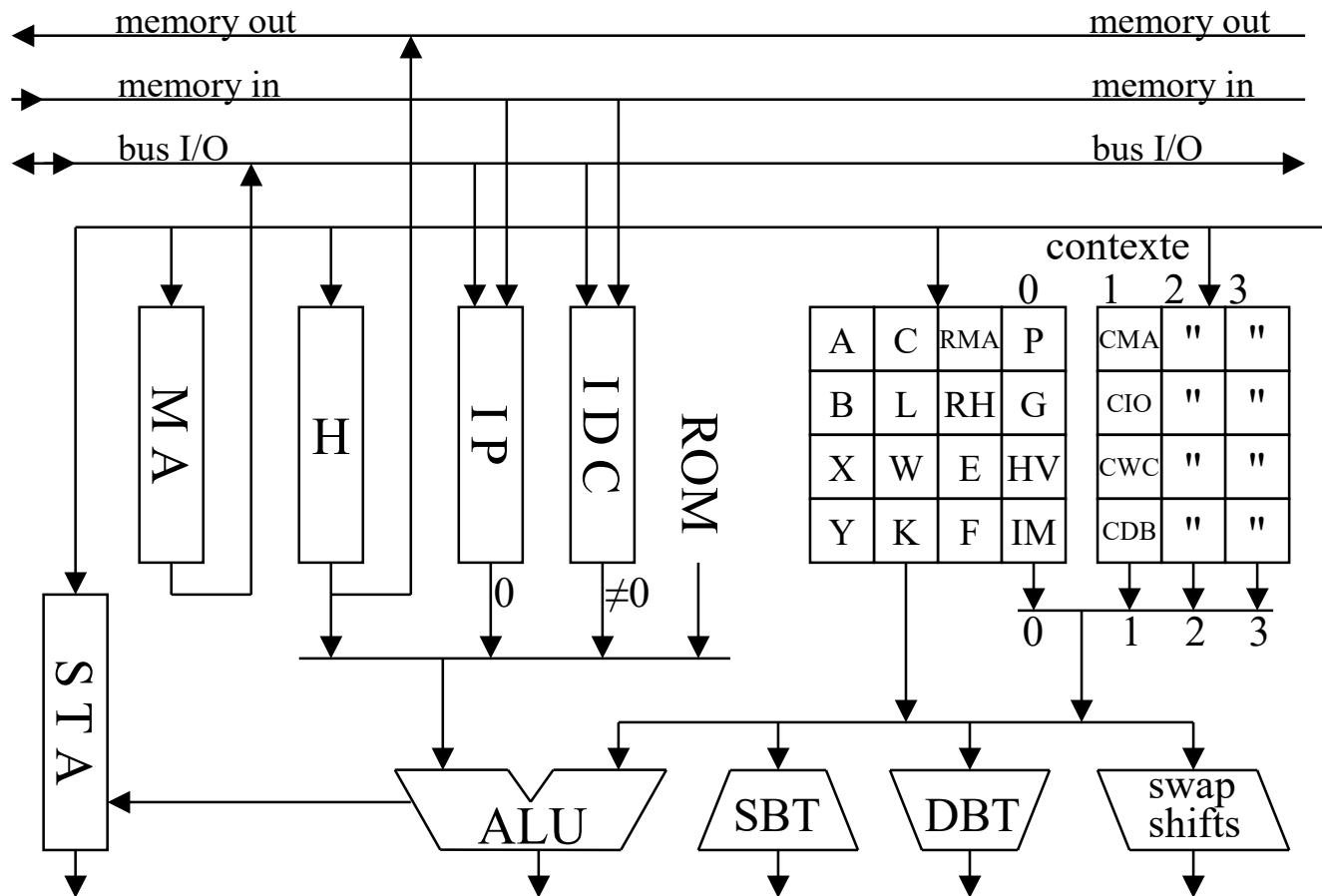
Télémechanique T1600 (1972)

Carte processeur d'adresse de mémoire
avec 4 * SN74181 + SN74182



Le T2000 (1969) est câblé, issu de MORS
Le T1000 (1970) μ programmé émule le T2000

SEMS Solar 16-65 (1973) Bull SPS 5



MA : adresse mémoire
 H : μ accumulateur ou écriture mémoire
 IP : lecture mémoire pour le programme
 IDC : lecture mémoire pour les canaux
 STA : mot d'état μ machine

A, B, X, Y, C, L, W : variables connues du programme
 P : compteur ordinal
 E, F, G : registre de travail
 RMA, RH : copies des registres MA et H

ALU : 4 x SN74181 + SN74182

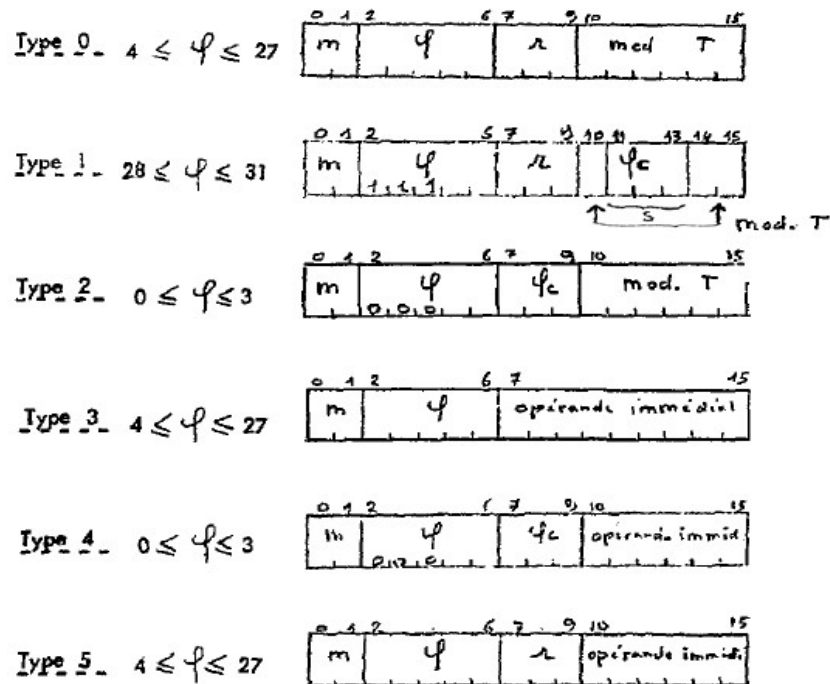
SBT : set bit : 4 \rightarrow 16

DBT : discover bit : 16 \rightarrow 4

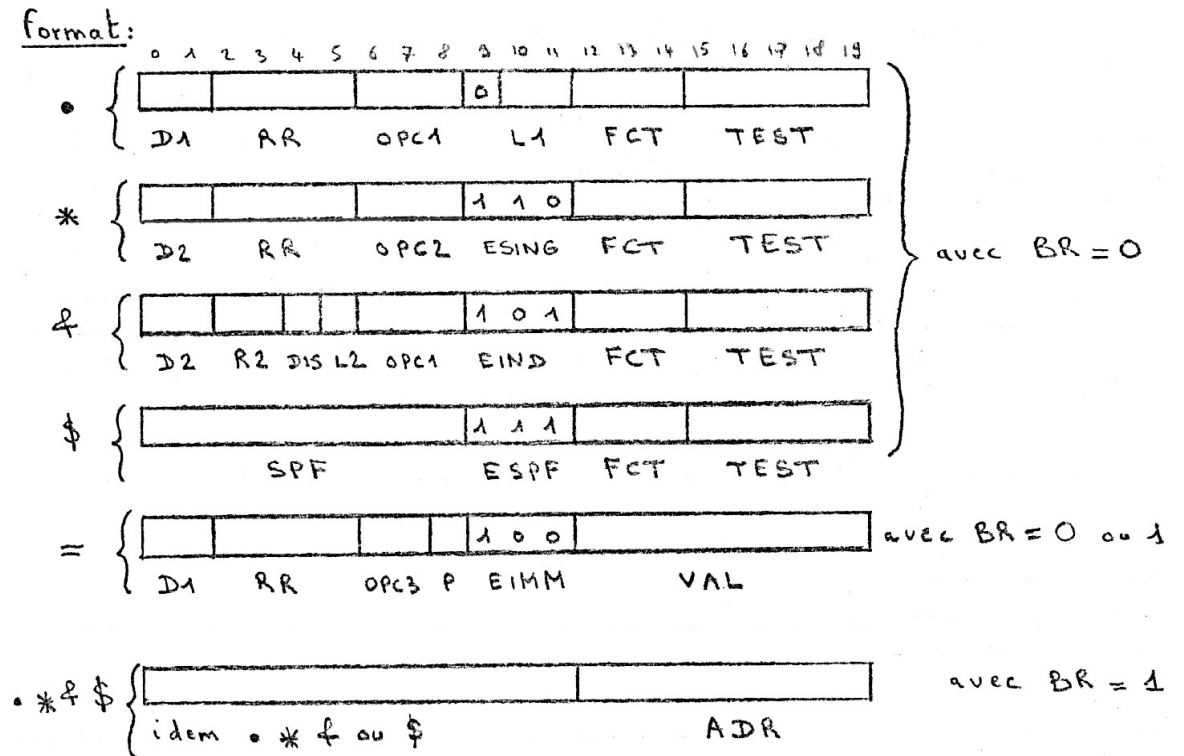
Swap : échange octets

μinstructions du MITRA et du SOLAR

μinstructions du MITRA 15



μinstructions du SOLAR



A l'époque, les documents internes étaient tapés à la machine et les dessins rajoutés au crayon.

L'exposé pas à pas



Définition du domaine

Histoire chronologique de la microprogrammation

machines mécaniques

progrès technologiques RAM et ROM

évolution des mémoires mortes

COROM, TROS, CCROS, BCROS

gamme IBM 360

machines jusque 1970

ROMs intégrées

UAL SN 74181

Mitra 15

Solar

Micromachines en tranche

La concurrence des microprocesseurs

La fin de la microprogrammation

Micromachines en tranche

- 1972 TI SN74S481 (4-bit ALU), SN74S482 (Look ahead carry generator)
- 1974 Intel 3001 (9-bit Microprogram control unit) TTL Shottky
- 1974 Intel 3002 (2-bit Central Processing Element)
- 1976 AMD Am2901 (high speed 4-bit bipolar microprocessor slice)
- 1976 AMD Am2909 (high speed 4-bit bipolar cascadable microprogram sequencer)
- 1977 AMD Am2903 Am2910
- 1978 Motorola Emitter Coupled Logic MC10800 (4-bit ALU slice), MC10801 (microprogram control), MC10802 (timing generator), MC10803 (memory interface)
- 1981 AMD Am29116 (High-Performance 16-Bit Bipolar Microprocessor)
- 1982 TI SN74AS880 (8-bit processor slice), SN74AS890 (14-bit microsequencer)
- 1984 AMD Am29300 (32-bit microprogrammable processor, float, mult)
- 1984 AMD Am29331 (16-bit microprogram sequencer)

Bipolaire ~ 10 à 15 fois plus rapide que MOS (en 1975), ECL = technologie du CRAY

Les MITRA 225 utilisaient les circuits AMD2901 et 2909 (SFC92901 et 92909)

Les MITRA 525, 625 et 725 utilisaient les circuits ECL MC10800 et MC10802

Micromachine Intel 3000 (1974)

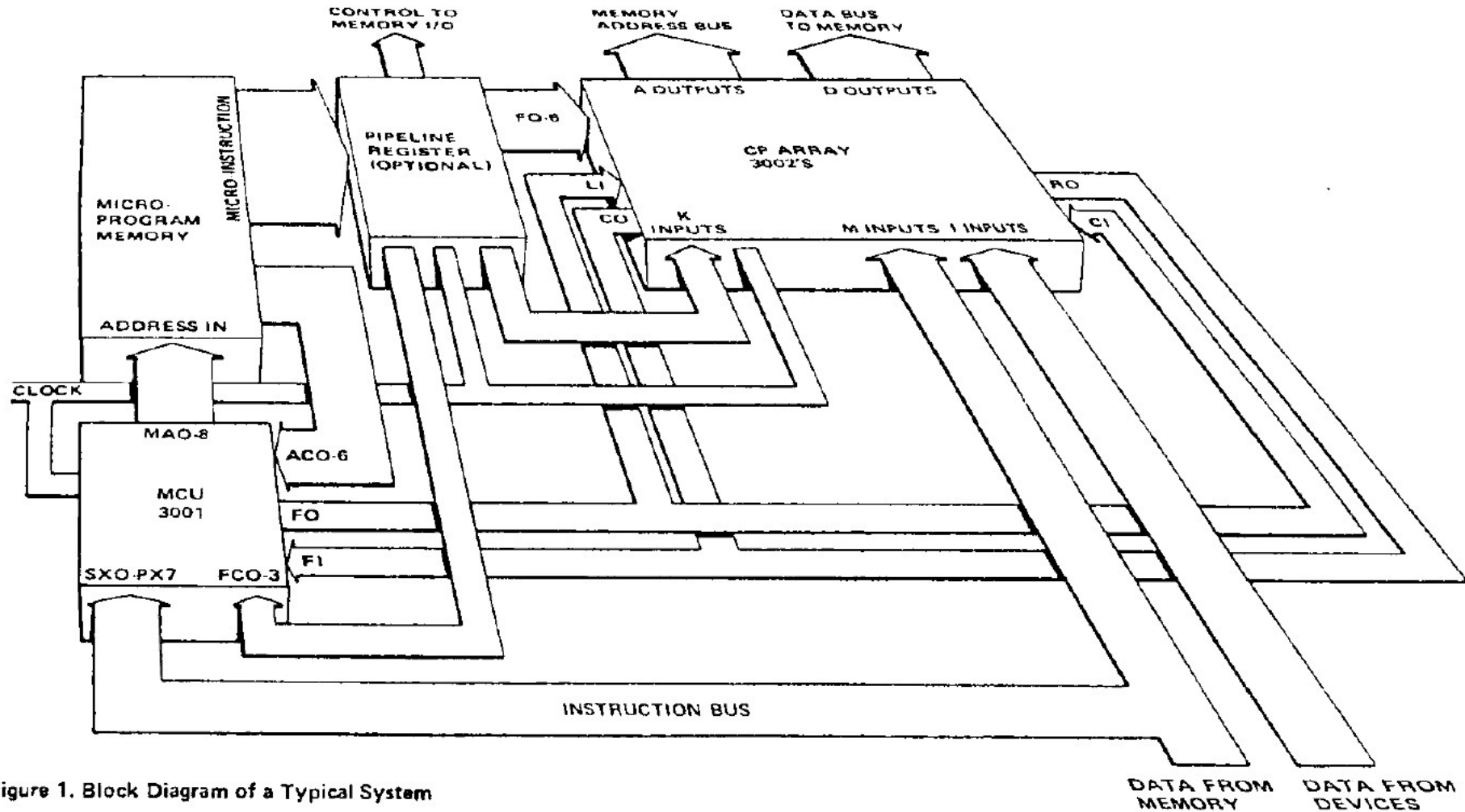
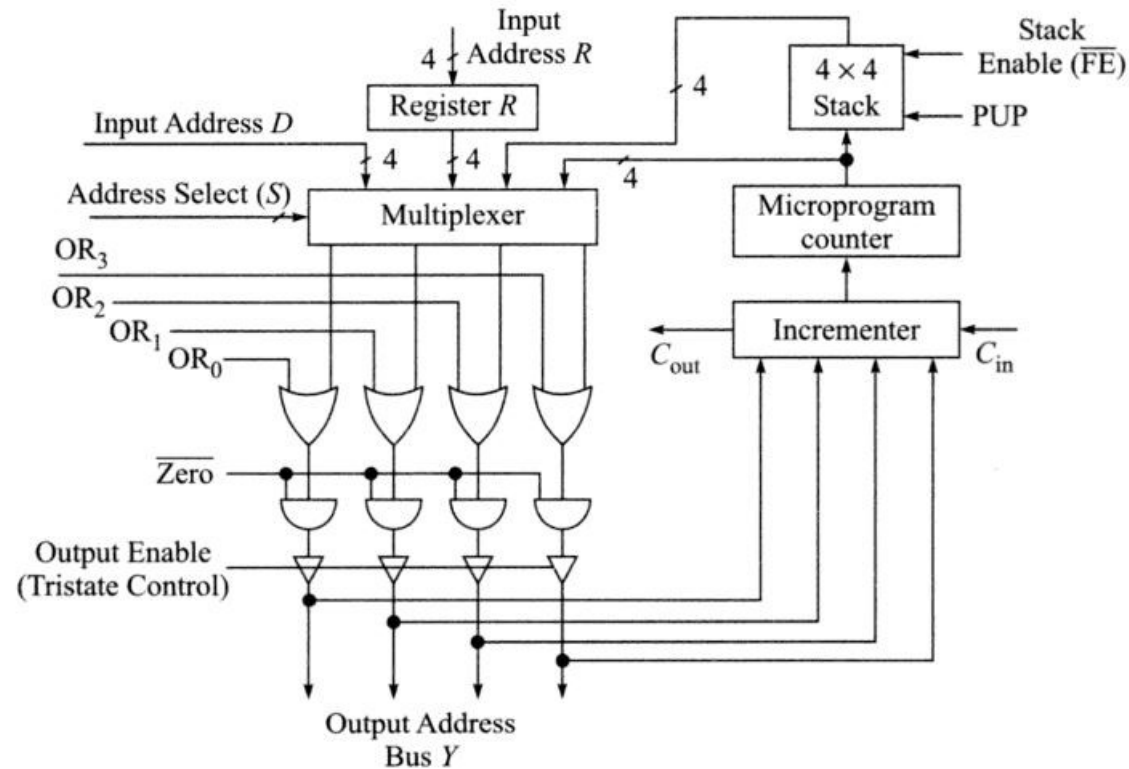


Figure 1. Block Diagram of a Typical System

temps de cycle : 125 ns, maximum de 512 μ instructions, 10 registre g \acute{e} neraux + T

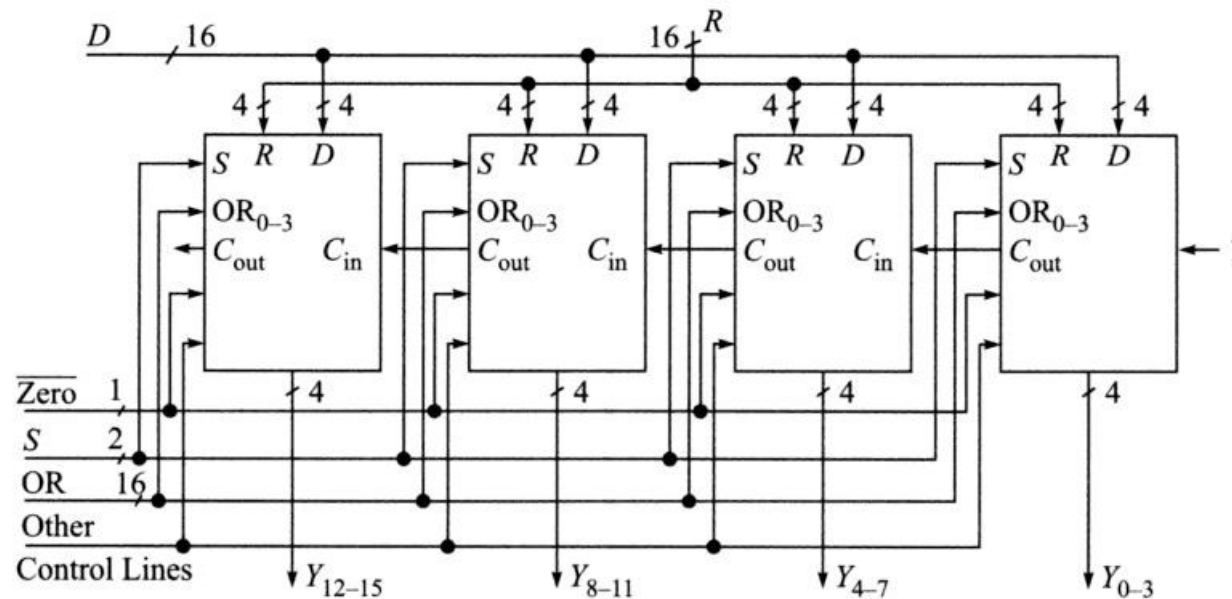
AMD 2901 / 2909 (1976)



Structure of AMD 2909 4-bit microprogram sequencer.

Le AMD 2909 est beaucoup plus simple à microprogrammer que le Intel 3001

Adresse de micro-instruction sur 16 bits

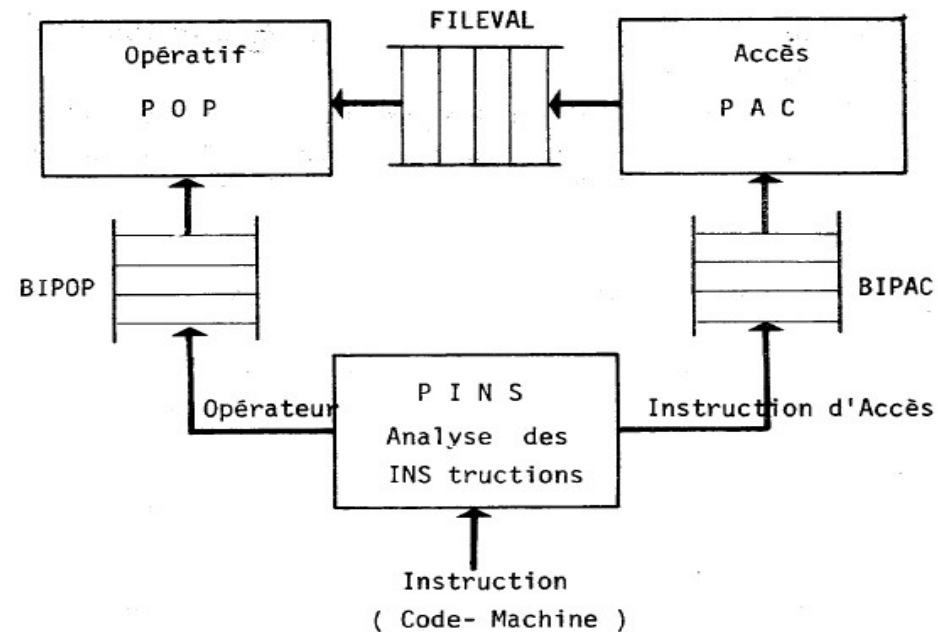
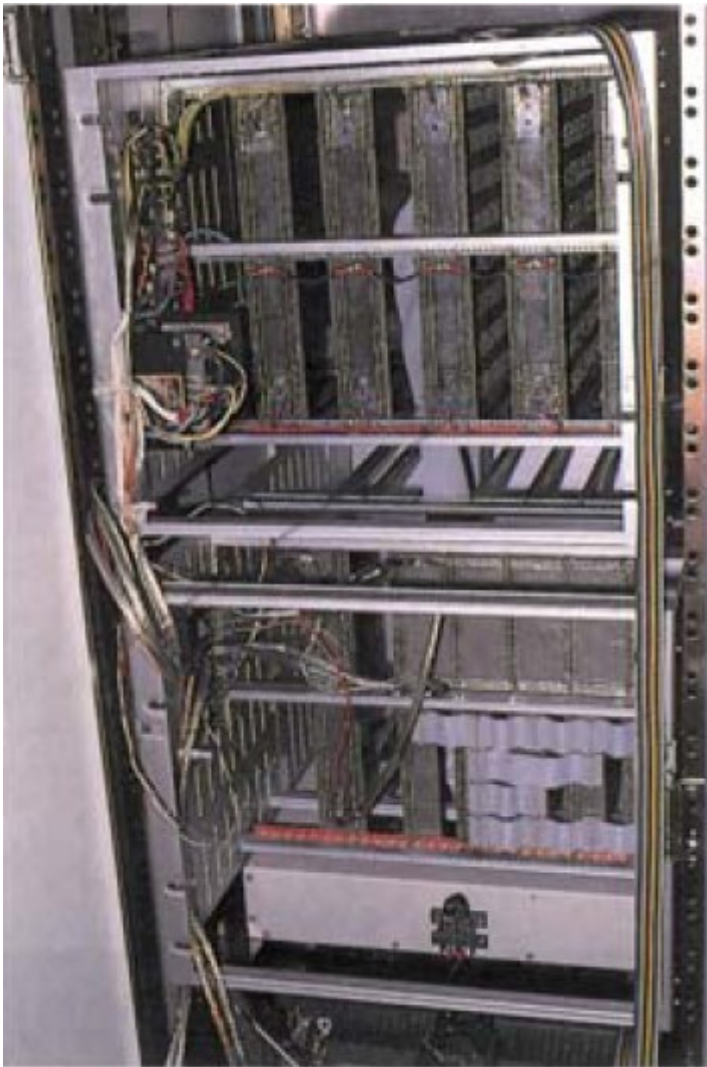


A 16-bit microprogram sequencer built with four 4-bit AMD 2909 slices.

Machines à base d'AMD 2901/2909:

- Ordoprocasseur de TITN : émule par µprogramme plusieurs types de terminaux lourds.
- LX 5000 de Logabax : µprogramme 2K x 28 bits, système d'exploitation en partie µprogrammé
- Mitra 225 de SEMS, reconçu à partir du jeu d'instructions et du système MMT2.

La machine Pasc-HLL de l'IMAG (1975-83)



Machine à 3 processeurs μ programmés très différents.
Pascal exécuté sur FILE (et non sur PILE).
P-code, processeur en tranche SFC92901, SFC92910

MADAM Matériel d'Aide au Développement
d'Architecture Microprogrammée



L'exposé pas à pas



Définition du domaine

Histoire chronologique de la microprogrammation

machines mécaniques

progrès technologiques RAM et ROM

évolution des mémoires mortes

COROM, TROS, CCROS, BCROS

gamme IBM 360

machines jusque 1970

ROMs intégrées

UAL SN 74181

Mitra 15

Solar

Micromachines en tranche

La concurrence des microprocesseurs

La fin de la microprogrammation

La fin de la microprogrammation

L'année du MITRA 15 (1971), Intel livrait le premier microprocesseur à BUSICOM

L'année du T1600 (1973), François Gernelle commercialisait le Micral de la R₂E

L'année du MITRA 125 (1976), Steve Jobs et Steve Wozniak vendaient l'Apple I

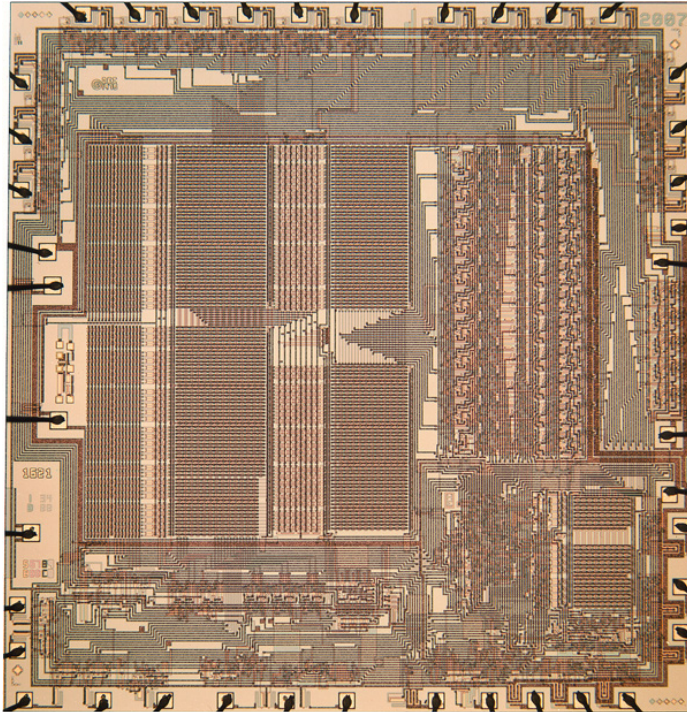
Quelques (rares) microprocesseurs furent microprogrammés

- Intel 8085, Zilog Z80 (1976) un PLA décode l'instruction et l'état de l'automate
- Motorola 68000 (modifié par IBM en 1984 pour faire un 370 : échec)
- Intel 8087 (1980) et sa mémoire de microprogramme quadrivaluée (quaternary ROM)
- Intel IAPX432 (1981) quadrivalué aussi
- Intel 80286 (1982), Intel 80386 (1985), Intel 80486
- DEC LSI 11, microVAX

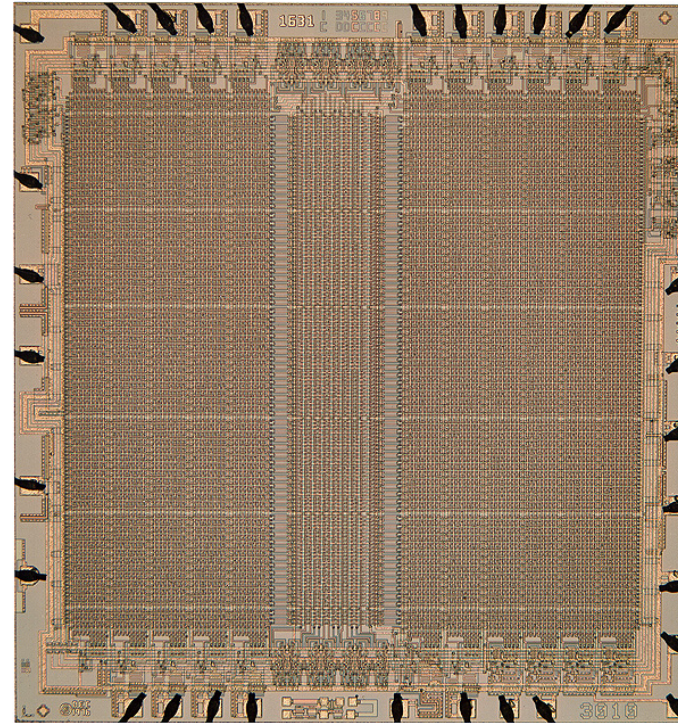
Cependant les microprocesseurs s'inspirèrent davantage des haut de gamme (pipeline, anticipation, parallélisme, prédiction, mémoire virtuelle) que des machines microprogrammées.

Les outils de synthèse d'automates permettaient de concevoir en logique câblée, plus compacte et plus rapide que la synthèse en ROM

DEC LSI-11 (1976)

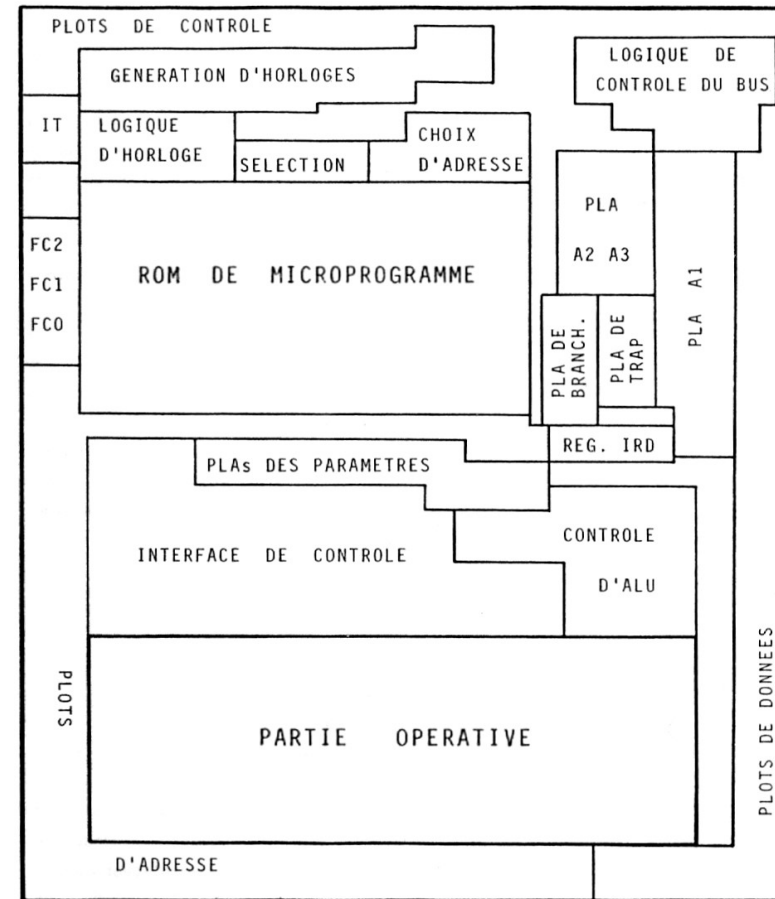
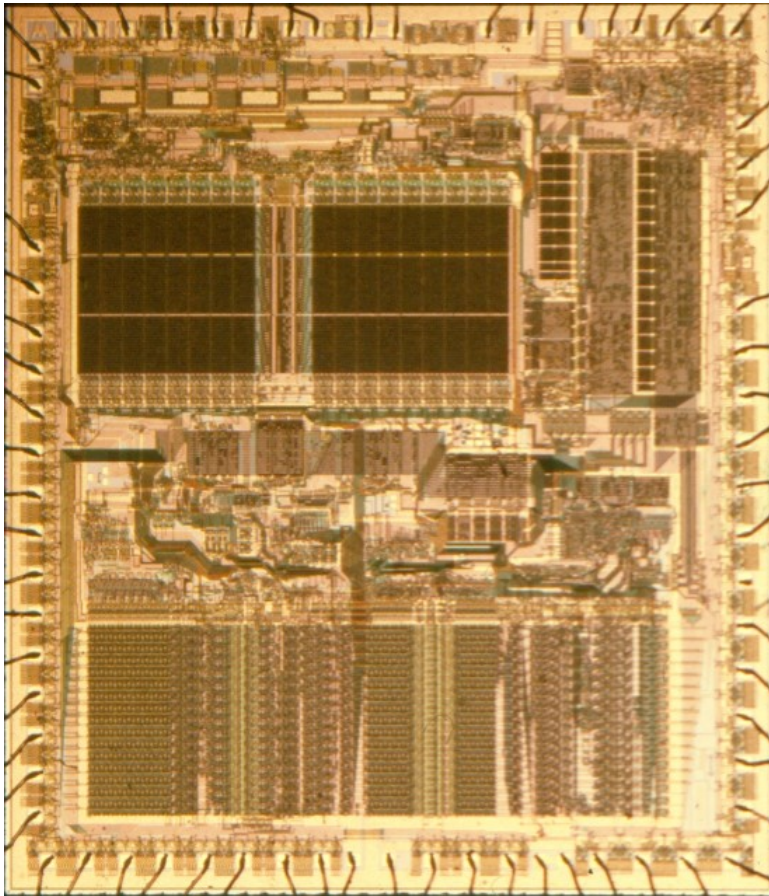


Contrôle (~ 8 000 transistors)
Séquençement du µprogramme
4 PLAs pour le décodage instruction
Logique d'interruption
nMOS 7µ de Western Digital



ROM (~ 10 000 transistors)
512 µinstructions de 22 bits
Le PDP11 utilise 2 boîtiers ROM
Une 3e pour virgule flottante et extensions

Motorola 68000 (1979)



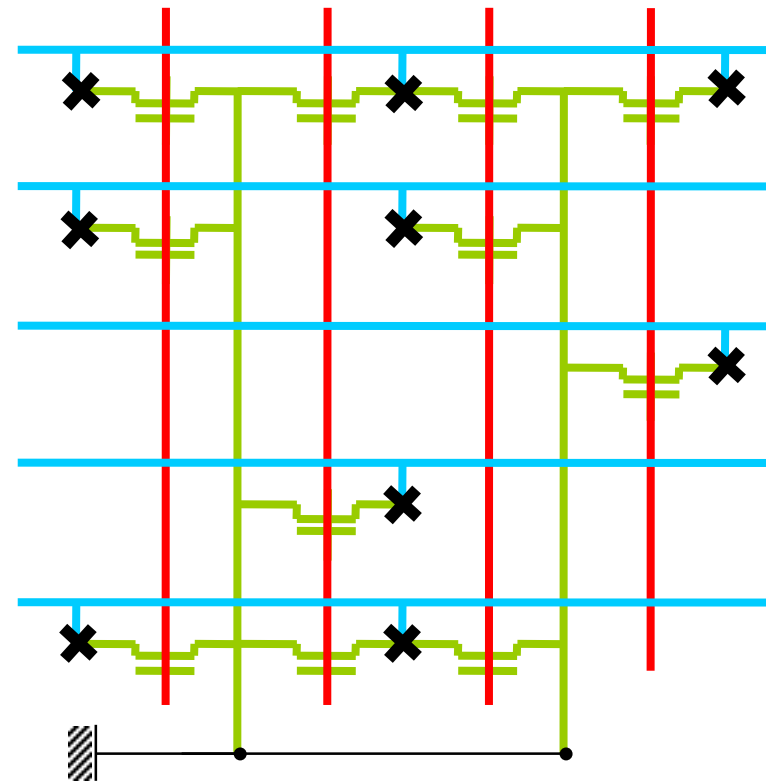
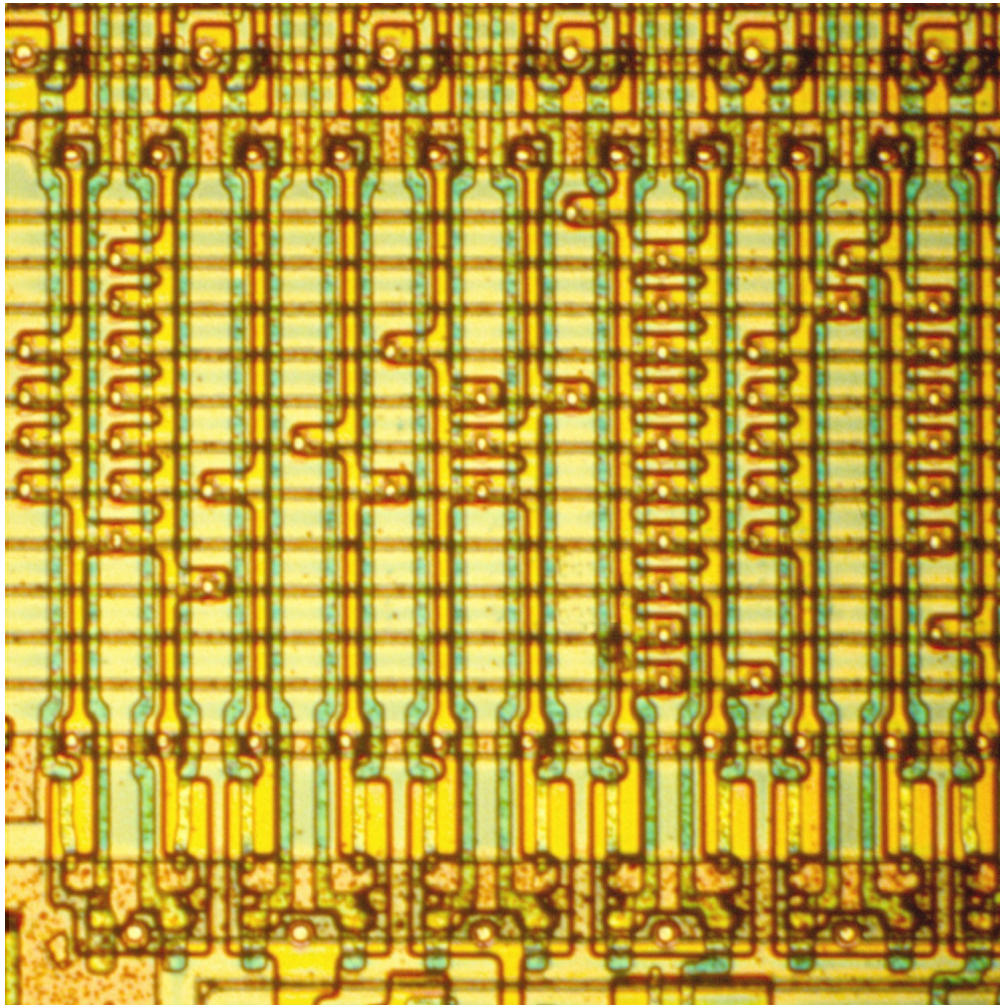
544 μ instructions de 85 bits dans une ROM divisée en 2 parties :

Partie haute : séquencement : 34 lignes de 16 mots de 17 bits, μ adresse de 10 bits

Partie basse : commande : 84 lignes de 4 mots de 68 bits (seulement 336 mots)



Mémoire morte du Motorola 68000 (1979)

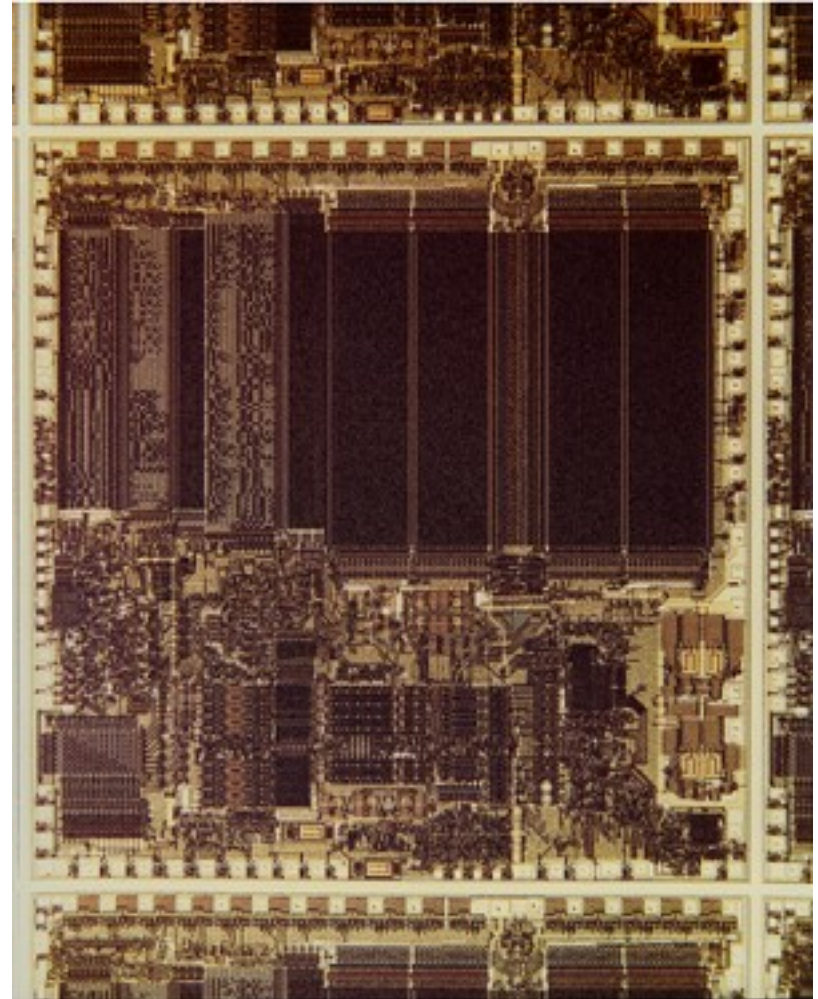


Technologie : $3,5\mu$ nMOS, enrichi/déplété
(1 logique est la valeur par défaut)

Intel IAPX 432 (1981)

ROM μ programme
1024 μ instructions de 48 bits

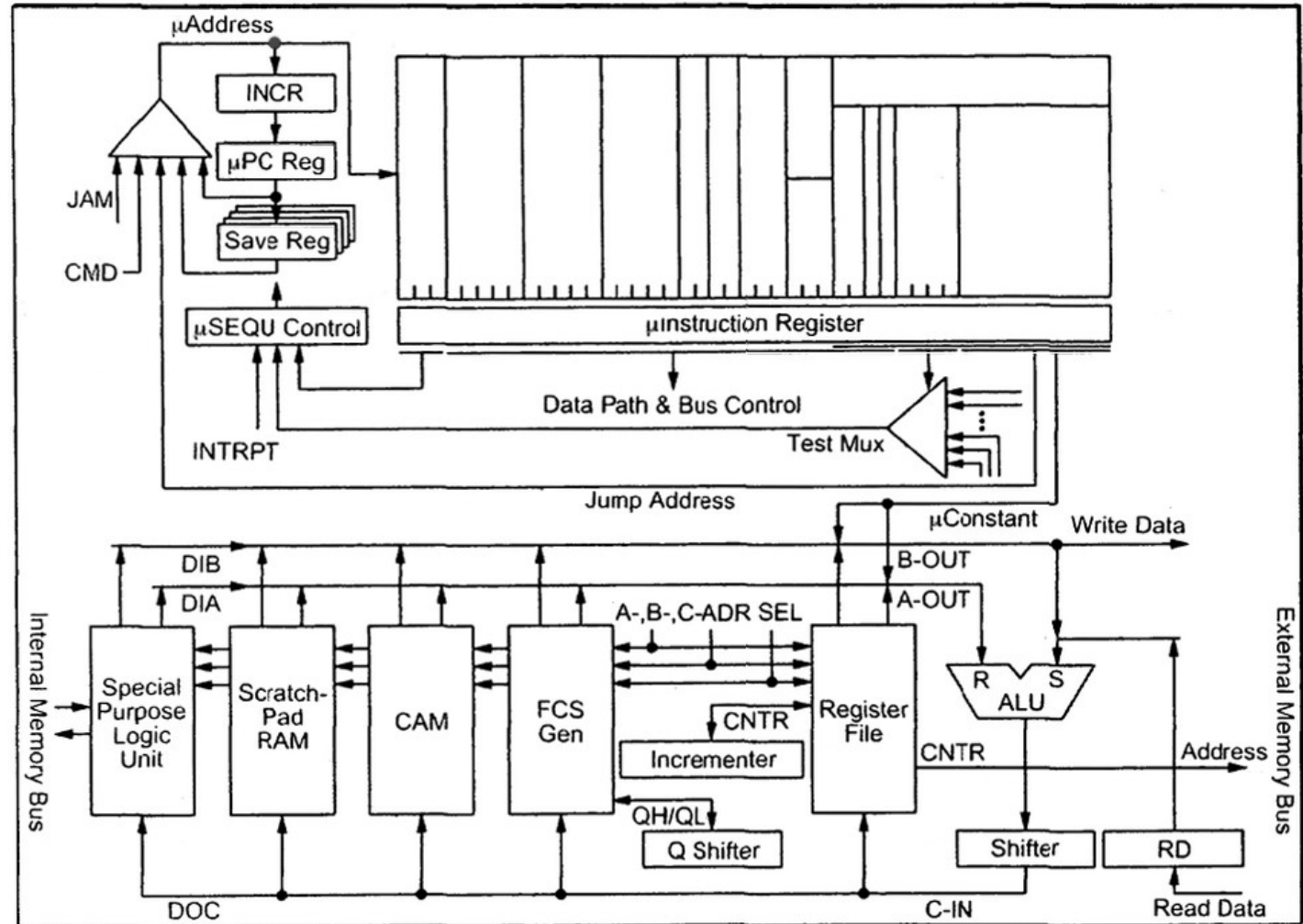
Partie opérative : 16 bits



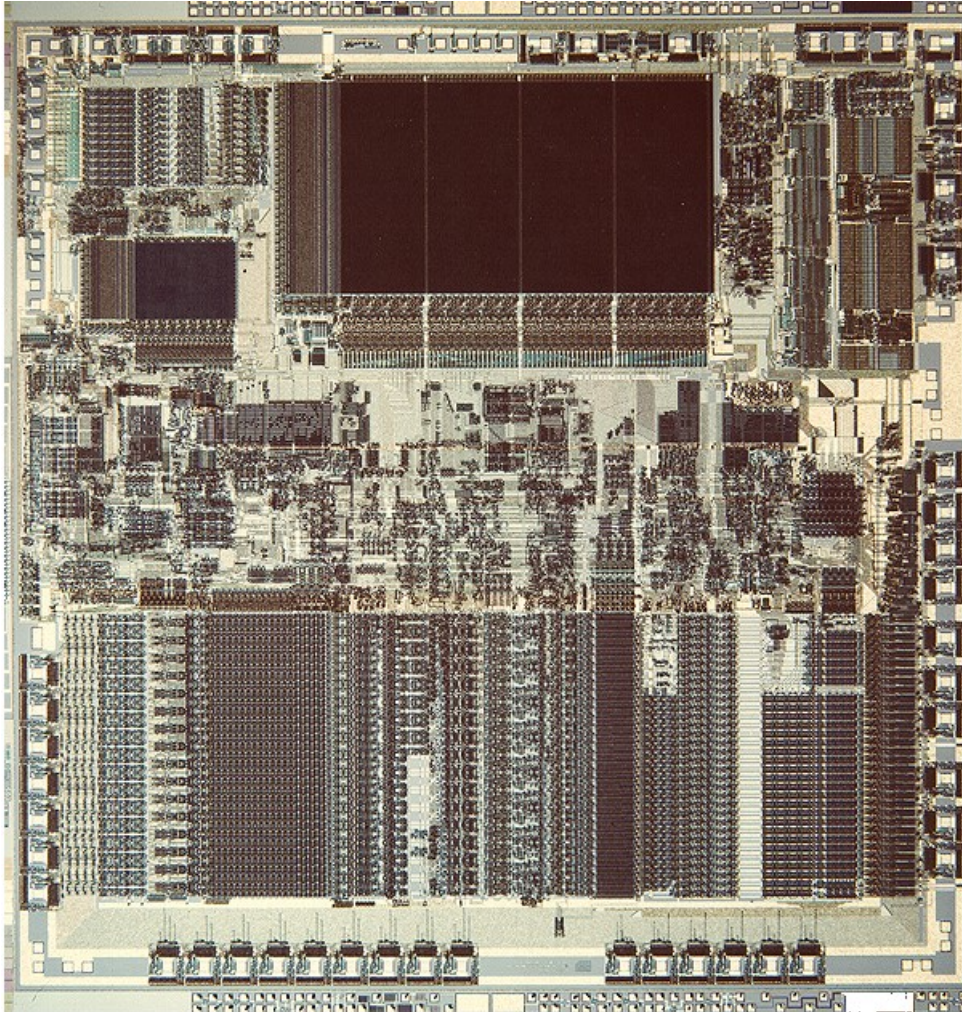
Intel IAPX 432 (1981)

μ Address : 10 bits
 JAM : starting μ Address
 1024 mots de 48 bits
 (champs indiqués)

Datapath : 16 bits



DEC MicroVAX 1 (1985)



125 000 transistors, nMOS 3μ
1577 μ instructions de 40 bits

MicroVAX CPU Chip Microcode Documentation
DC 333 (21-20887-01)

Rev 1.00 (February, 1985)

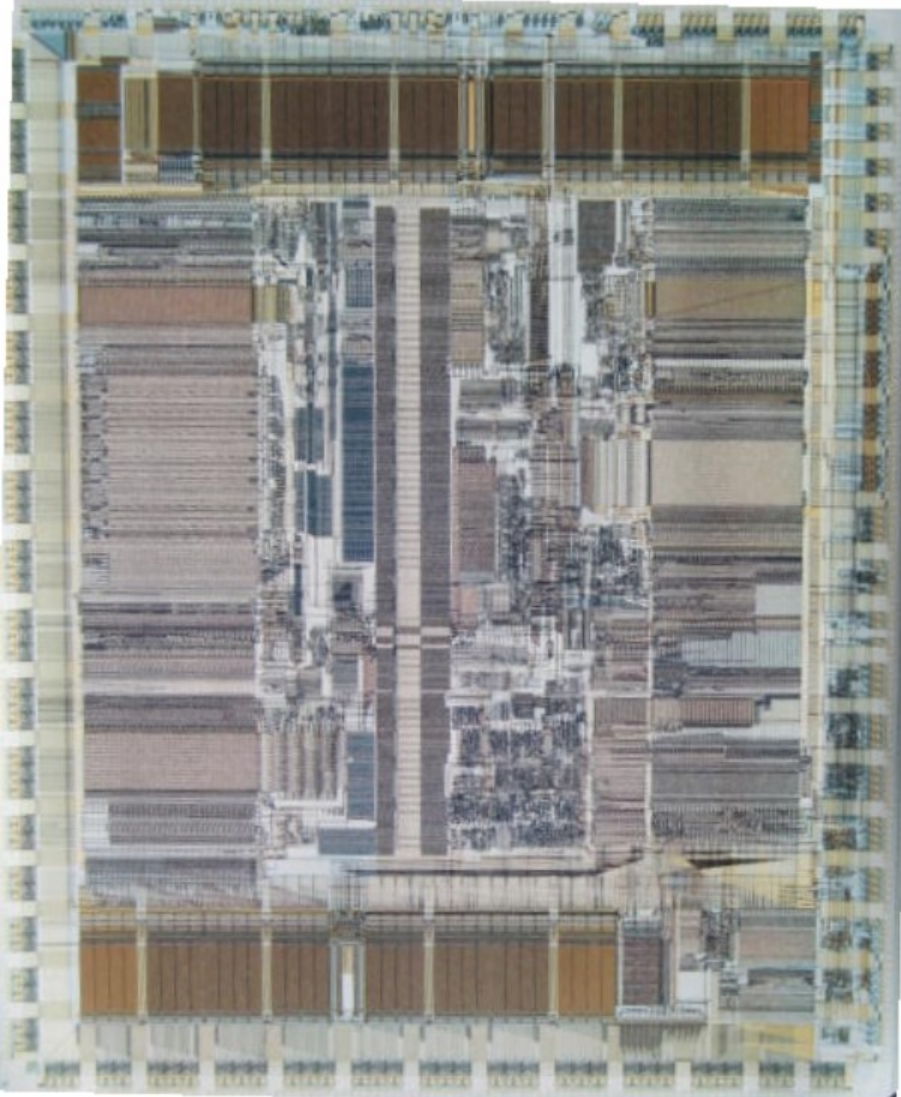
C O M P A N Y C O N F I D E N T I A L

Copyright (C) 1985 by Digital Equipment Corporation

The information in this document is subject to change without notice and should not be construed as a commitment by Digital Equipment Corporation. Digital Equipment Corporation assumes no responsibility for any errors that may occur in this document.

This specification does not describe any program or product which is currently available from Digital Equipment Corporation. Nor does Digital Equipment Corporation commit to implement this specification in any product or program. Digital Equipment Corporation makes no commitment that this document accurately describes any product it might ever make.

DEC Alpha (1991)



Architecture RISC non μ programmée

1,6 millions de transistors, 0,75 μ
technologie CMOS plus rapide que ECL

Extrêmement rapide (3 fois le Pentium)

Exécutait VAX/VMS avec un rapport
coût/performance bien meilleur que le VAX.

GAME OVER
CLICK TO CONTINUE

Voilà, c'est fini !!

*Merci de votre patience et
de votre aimable attention !*

Y a-t-il des questions ?

