

TP 4 - Etude en fréquence d'un amplificateur à transistor bipolaire

Pensez à ramener la documentation sur le logiciel PSPICE. Les schémas utiles au logiciel PSPICE seront disponibles sur le site internet concernant le cours d'électronique analogique.

Le but de ce TP est d'étudier les limitations de la bande passante d'un amplificateur simple à transistor, à la fois du côté des basses et des hautes fréquences.

La partie « basses fréquences » sera vue sur un montage à transistor bipolaire de type « émetteur commun ». Un outil de simulation (PSPICE) va nous permettre de retrouver les résultats.

La seconde partie sera essentiellement vue à l'aide d'une simulation d'un montage à transistor JFET de type source commune.

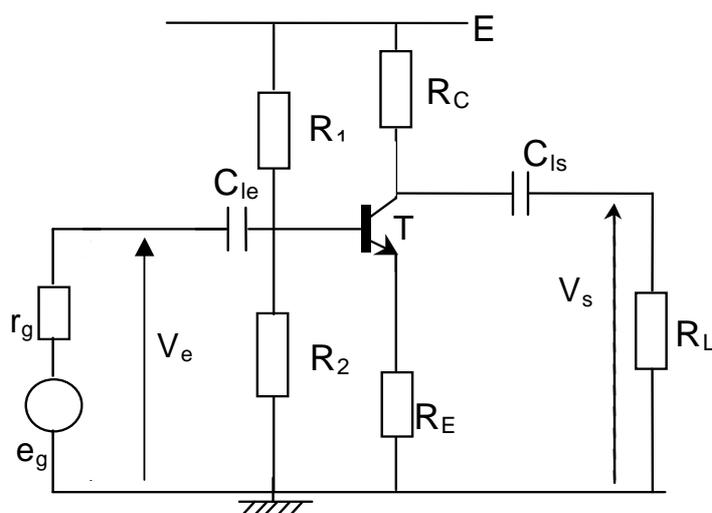
On rappelle que dans de tels montages, deux types de capacités limitent la bande passante :

- les capacités externes (au transistor), nécessaires à l'application des petits signaux en entrée, au prélèvement du signal de sortie, à un éventuel découplage d'émetteur ou de source: ce sont les capacités de découplage et de liaison.
- les capacités internes, intrinsèques au transistor.

Grâce à leurs valeurs très différentes, ces deux groupes de capacités interviennent dans des plages de fréquences bien distinctes, ce qui permet de ne pas avoir à considérer toutes les capacités simultanément.

I- Etude en basse fréquence

On considère le montage 1 suivant :



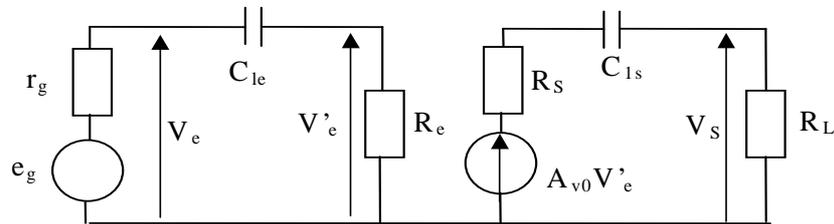
- $E = 15V$
- $T = \text{transistor npn } 2N\ 3904$
- $R_1 = 68k\Omega ; R_2 = 56k\Omega$
- $R_E = 3,3k\Omega$
- $R_C = 2,2k\Omega$
- $R_L = 10k\Omega$
- $C_{1e} = 10nF ; C_{1s} = 10nF$

Figure 1

1 - Préparation

→ Déterminer le point de repos du montage (on pourra adopter la méthode rapide analogue à celle décrite en cours ou lors du TP3).

→ Faire le schéma équivalent petits signaux du montage en tenant compte des capacités. Montrer qu'il peut se mettre sous la forme :



→ Exprimer R_e , A_{v0} , R_S , et montrer que $A_v = V_S / V_e$ s'écrit :

$$A_v = A_{v0} \frac{R_L}{R_L + R_S + Z_{C1s}} \frac{R_e}{R_e + Z_{C1e}}$$

→ En déduire que A_v peut se mettre sous la forme :

$$A_v = K \frac{j \frac{\omega}{\omega_1}}{1 + j \frac{\omega}{\omega_1}} \frac{j \frac{\omega}{\omega_2}}{1 + j \frac{\omega}{\omega_2}}, \text{ et établir les expressions de } K, \omega_1 \text{ et } \omega_2.$$

→ Donner les diagrammes de Bode en amplitude et en phase correspondants. On prendra $\beta=200$. Quelle est ici la capacité qui limite la bande passante en basse fréquence ?

2- Manipulations :

a / Montage à charge répartie

→ Câbler le circuit de polarisation de l'amplificateur.

→ Caractériser le point de polarisation (I_{C0} , V_{CE0}), s'assurer qu'il est correct et en déduire r_π (résistance d'entrée différentielle du transistor).

→ Tracer le diagramme de Bode en amplitude **dans le domaine de fréquences qui permet de caractériser les pulsations particulières trouvées en préparation.**

Comparer aux résultats obtenus en préparation : pour cela on déduira de la courbe expérimentale le comportement asymptotique qui lui est associé et la fréquence de coupure basse.

On ne s'intéresse pas pour le moment au comportement en HF (il est donc inutile de faire des mesures au delà du palier de la bande passante).

b / Montage à émetteur commun

→ Ajouter une capacité de découplage $C_E=10\mu\text{F}$ aux bornes de R_E .

Attention : Cette capacité est chimique et possède donc un sens de branchement privilégié (il y a un risque de claquage du condensateur).

→ Observer les modifications du diagramme de Bode en amplitude du nouveau montage (gain et bande passante). Commenter ces modifications (on attend des commentaires qualitatifs).

3- Approche par la simulation

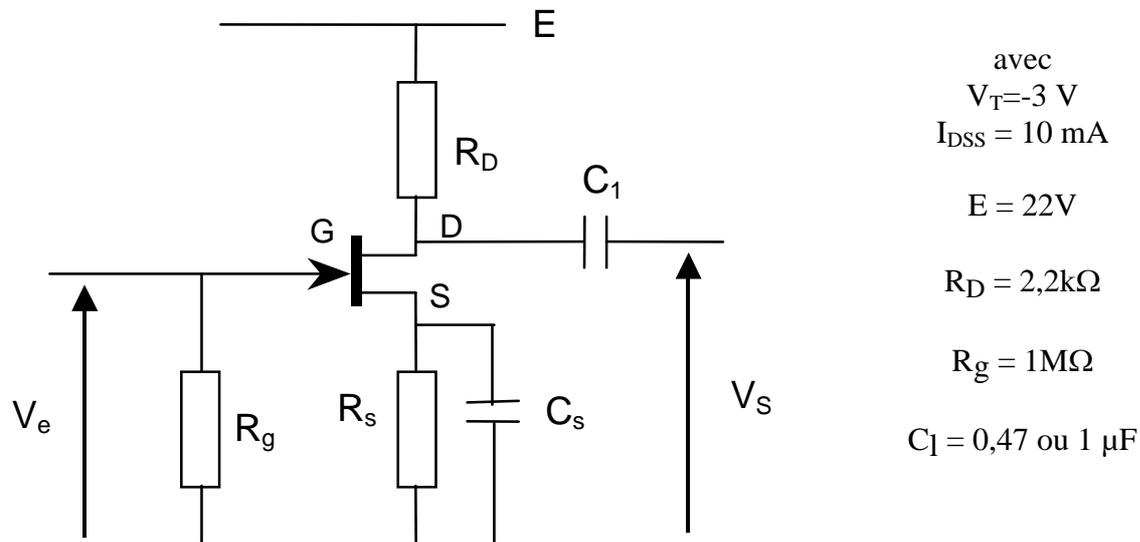
On va vous présenter le logiciel PSPICE sur l'exemple du montage à charge répartie. On montrera entre autre que l'on peut retrouver : la polarisation, l'impédance d'entrée, l'impédance de sortie et les diagrammes de Bode.

II- Etude en haute fréquence

Le but de cette partie est de voir le comportement en hautes fréquences d'un montage à source commune déjà étudié en TP (cf TP2), à l'aide d'un logiciel de simulation (PSPICE). On verra aussi les perturbations introduites par l'appareil de mesure et ses connexions.

1- Préparation

Soit le montage du TP2 utilisant un JFET canal N de type 2N4416 :



On rappelle : $g_m = 4,7\text{ mS}$, $R_S = 174\ \Omega$ pour avoir un courant de polarisation de 5 mA . Pour les applications numériques, on prendra $C_{GD} = 1\text{ pF}$.

Remarque : il est difficile de connaître avec précision la valeur de C_{GD} . Aussi, on ne s'attachera qu'aux ordres de grandeurs

a) Rappeler l'expression de la fréquence de coupure haute en utilisant le théorème de Miller ainsi que l'expression du gain dans la bande passante. Faire les applications numériques. On se référera au TD3, le détail du calcul n'est pas demandé.

b) On se propose de retrouver ces résultats par une simulation et de manière expérimentale. Pour cette dernière méthode, il faut donc connaître l'influence des appareils de mesure sur le comportement du montage.

On peut représenter l'oscilloscope par son impédance d'entrée mise sous la forme d'une résistance R en parallèle avec une capacité C ($R = 1 \text{ M}\Omega$ et $C = 30 \text{ pF}$). La capacité des câbles de raccordement est de 100 pF/m (capacité linéique à prendre entre l'âme centrale du câble et la gaine).

- Faire le schéma petits signaux sans prendre en compte les capacités internes mais avec les appareils de mesure.
- Calculer le rapport V_s/V_e en tenant compte de cet appareil de mesure et d'un câble de raccordement de 1 m .
- Indiquer la fréquence de coupure haute correspondante et la calculer.

Conclusion : Quelle fréquence de coupure mesure-t-on finalement en pratique?

2- Manipulations :

- a) Approche par la simulation

A l'aide de PSPICE, on vous montre que l'on peut retrouver le comportement en hautes fréquences du montage à transistors.

- b) Câblage.
 - Câbler le montage.
 - Déterminer la fréquence de coupure haute.
 - Conclusions ?